

MOSLSI 樹脂封止型 DIP の開発概要

元(株)日立製作所武蔵工場 半導体事業部 村上 元



はじめに

筆者は大学卒業後に(株)日立製作所武蔵工場に配属となり、半導体パッケージの設計と開発を担当させていただき、黎明期から半導体パッケージに関する構造設計を中心として、材料開発・プロセス開発・装置開発など多くの方々の新技術開発に携わってきた。MOS型ICの樹脂封止化は、低価格化で目標とする信頼性を達成するために素子・材料・装置・プロセス条件など広範囲な技術開発がなされてきた。開発は日立製作所の材料・機械・生産技術などの研究者と、日立化成・日立金属などの材料メーカーなどからの研究者や技術者の知見を集合させてプロジェクト体制で行った。

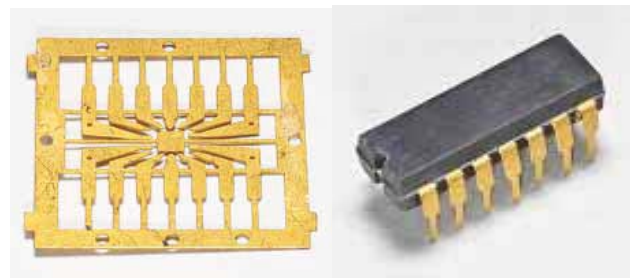
苦難の連続であったMOS型IC/LSIの樹脂封止型DIP(Dual In-line Package)の開発概要について記述する。

黎明期のパッケージ外形

1. 樹脂封止型 DIP DILP の開発

1967年に開発を開始した樹脂封止型DILP(Dual In-line Plastic)のリードフレームの写真を図1に示す。材料フレームは厚み0.254mmのコバル材を所定の設計形状に触刻加工した。ホトマスクで露光した後、塩化第二鉄溶液に浸して現像し、さらに厚み1ミクロンの全面金めっきを施した。気密封止型DIPのリードフレームと異なるのは、IC素子をダイボンディングする部分を取り付けたことと、インナーリード間の固定と封止樹脂の流れを防止するタイバーと呼ぶ部分を付けたことであった。全面金めっきされたリードフレームに、IC素子をダイボンディングした後、Au細線でIC素子パッドとインナーリード部を接続し、それをパッケージ外形となる凹凸を付けた金型に置き、エポキシ樹脂を約180℃、約1時間加熱加圧し、エポキシ樹脂の硬化後に金型から取り出してパッケージを完成させた。金型の凹凸は1個取りであったが、後で取扱いが便利のように凹凸を多数個

にした多連リードフレームになった。(現在はリードフレームの外枠接続方向の配置が90度異なる)半導体の樹脂型封止は、トランジスタから始まりICでは、リニアIC→TTL→MOS→Memoryなどへ適用されてきた。図2にその樹脂化対応の変遷を示す。



a) 全面金めっきのリードフレーム b) 完成品

図1 初期のプラスチックDIP DILP14

年代	1960	1970	1980	1990
トランジスタ	樹脂化研究	樹脂化量産拡大	樹脂化本格化	表面実装型主流へ
リニアIC系	研究開始	TV音響用ICの樹脂化拡大 TTLなどDILG化開始	DILP樹脂化本格化 ムビー用小型化開始	表面実装型拡大 CSP化開発
MOSIC	TO型中心 開発品 FPCや DILC	電卓DILG化量産 電卓DILP化採用 メモリDILC化開始	電卓用QFP化推進 メモリ・マイコン DILP化適用本格化	CSP化量産開始 SIP化 研究開始 表面実装型主流へ

図2 日立におけるデバイス別樹脂化対応の変遷

2. リードフレーム材料とめっき方法

リードフレームの材料は、素子サイズの小さいバイポーラ型ICには安価な材料としてリン青銅(Cu-Sn-P合金)、素子サイズの大きなMOS型ICにはシリコンと線膨張係数が近いコバル材を採用した。樹脂封止型DIPの信頼性寿命試験を行ったところ、塩水噴霧試験でAuめっきされたリードフレームは容易に錆が発生すること、高温高湿寿命試験でICパッドがアルミ腐食すること、リードピンを引っ張る(ピンルーズ試験)とリードフレ

ームが動いてアルミボンディング線との接合部近傍でアルミ線が破断することなど多くの課題が認められた。これらの課題は、樹脂と金属リードフレームが接着していないことが原因であると推察して、リードフレームのめっきを銀めっきに替えて信頼性寿命試験を行ってみた。すると高温高湿バイアス試験や PCT (Presser Cook Test) でピン間の絶縁性が劣化していることが判明した。これは銀めっきの銀がバイアス試験で動く、銀マイグレーションであった。

そこでリードフレームの全面めっきを IC 素子搭載部近傍のみにめっきする部分めっき法に変更した。リードフレームを IC 素子搭載領域に穴を設けたシリコンゴムを介して固い金属板で挟んでからめっきする方法にした。最初に適用した IC 素子は、TV 用回路を集積したリニア IC であり、IC 素子とリードフレームに金箔をダイボンドとする Au-Si 共晶接合とはんだ材料でダイボンドした。封止樹脂は酸無水物系やアミン系のエポキシ樹脂や、高温特性が良いシリコン樹脂を使った。これらの樹脂はリニア IC などバイポーラ型素子に適用しても信頼性試験で問題が認められなかったが、MOS 型 IC を搭載して高温高湿試験をすると、合格することが出来なかった。TV 用 IC は、TV の家庭への普及やカラー化で生産数量が拡大した。図 3 に TV や音響用素子に適用された放熱リードを持つパッケージを示す。これらのパッケージのリードフレーム材料には、安価で熱放散性の良い銅合金(リン青銅)を採用した。



図3 音響 IC 用放熱構造 DIP 例

リニア IC などの生産拡大につれて、プリント配線板に樹脂封止型 DIP をはんだ付けし、はんだワックスを取り除く工程で、製品の型番や製造年月を記載したマーク部分が脱離するクレームを顧客から受けることになった。この不良は、エポキシ樹脂材料の中に金型からの離型性を高める離型剤が影響していることが解り、金型のマーク面に相当する部分の表面を粗くすることで対処した。

この表面を粗くした金型を梨地化処理と呼んだ。離型性の向上には、パッケージの側面に当たる部分のテーパ一角やコーナー部を丸くするなどの工夫をした。樹脂封止後、金属部には錫めっきを施した。この工程を完成品めっき工程と呼んだ。これを顧客でプリント基板にはんだ付け実装し、最終顧客で使っていると、端子間が短絡する事故が発生した。不良品を観察するとリード間に金属の糸で短絡しているものが発見された。この糸を分析してみると錫であった。錫めっきは、電圧により原子が移動することが知られており、錫のホイスカー現象として、他社の IC でも起こっている現象であることが解った。

そこで錫めっき直後に加熱処理をするとホイスカー現象を抑えることができ、緊急対策として加熱処理をした。根本対策には、めっき液を錫と鉛の合金めっき化 (Sn:Pb=90:10) することで、錫原子の移動を制御した。完成品めっき後には、タイバー部とアウターリード部を金型で切断し、リード部を 90 度折り曲げて製品を完成させた。タイバー切断工程では、打ち抜き型の摩耗に悩まされた。この摩耗は、封止樹脂に含まれているシリカ (SiO₂) 粉末が使われており、そのシリカ粉末が金型を摩耗させることがわかり、金型を超硬合金に替える工夫を行った。シリカ粉を高圧でタイバー部に吹きつけてタイバー部近傍の樹脂を除去する方法(サンドブラスト法)も適用した。

3. シュリンクリードピッチタイプと銀ペースト

MOS 型 IC では、電卓の小型化で手持ち電卓へのニーズが高くなり、小型で安価な DILP への切り替えが求められるようになった。この要求に対応する為、リードピッチを 100 ミルから 70 ミルに縮小化したシュリンク DIP (SDIP) 28ピンや 42ピン、64ピンなどを開発した。この時代になるとリードフレームには、部分金めっきを採用していたが、さらなるコスト低減として、IC 素子の金錫共晶ダイボンディング法を、銀ペースト法に切り替えることにした。銀ペーストは、銀の粒子をエポキシ樹脂にブレンドしたものであり、IC 素子裏面からリードフレームへの接続時に電氣的に接続することが困難な為、IC 素子裏面の電位は、回路配線面側からとるように素子設計者をお願いした。

4. 2枚板剥がれ事故と42合金の開発

リード部を90度に曲げる工程では、成型後リードフレームのスプリング機能を用いて成型角度を0~10度、リードフレーム材料特性のビッカース硬度(Hv)を250程度になるように材料メーカへ依頼した。量産数量が拡大してくると、この90度成型工程でリードが2枚に別れる不良が発生した。原因を調べると材料素材を固める工程の後、材料部に含まれる不純物や気泡などの欠陥部を取り除く工程で、気泡を取り込んでしまっていることが判明した。この遠因を調べると、この当時コンゴの内戦が激しくなり、コバルト(Co)の価格高騰により、材料の収率を高めるために切断指示寸法が変更されていることが解った。材料の内部に取り込まれた気泡は、材料を薄くする熱間や冷間の圧延工程では解らず、IC搭載後の90度成型工程において、厚み方向で2枚になる不良(2枚板剥がれ)になることが解った。材料メーカには、材料内部に気泡が入ることを想定して全数気泡検査をお願いした。一方でコバルトを使うことは、コンゴの内戦での材料供給の影響を少なくするために、コバルト材に替る材料を探した。シリコンやコバルト材に近い線膨張係数を持つ材料として鉄に42%のニッケルを溶解した42合金の開発を材料メーカをお願いした。IC用リードフレーム材料の開発に積極的に協力して頂いたのは、日立金属(株)安来工場の方々であった。同工場は、古くから安来鋼として刀や剃刀の刃の製造技術を有しており、薄く適度な硬度の材料開発に迅速に対応して頂いた。

メモリ・マイコン素子用の工夫

封止樹脂材料には、エポキシ樹脂・硬化剤・促進材・可撓化材・難燃化材・カップリング材・難燃剤など多くの材料で構成されていて、エポキシレジンと呼ばれている。図4にレジン材料の組成内容を示し、図5にメモリ/マイコン用に開発してきた代表的材料特性の改良の変遷を示す。

1. 不純物管理の導入

メモリ/マイコンでもコスト低減要求が高くなり、気密封

止セラミック型DILC/DILGから樹脂封止型(DILP)への切り替え要求をされることになった。MOS型IC素子をDILP型に搭載して高温高湿寿命試験をすると、ボンディングパッド周辺のアルミパッド部や配線引き回し部でアルミが腐食する不良が続発した。このアルミ腐食の対策はプロジェクト体制で対応した。不良部の腐食生成物を検査すると、水酸基やクロルイオンなどのハロゲンイオンが検出された。素子配線部の不良は、樹脂に含まれるフィラー(SiO₂)が、素子のパシベーション膜に突き刺さっていることが観察された。素子のパシベーション膜の強度を向上させるため、SiO₂パシベーション膜の上にプラズマナイトライド膜を被覆する対策をするとともに、DILGで経験していたデータリテンション不良対策のPIQパシベーション膜を被覆した。樹脂材料側の対策として、フィラーは鉍山から産出した石英を粉碎して微粒化したものを、高温で再溶解しながら球状化する粒径フィラーに替えることにした。同時に、フィラー製造工程とエポキシ樹脂製造工程に不純物管理項目として、PPBレベルの放射線管理やハロゲンイオン管理をお願いした。組立工程やリードフレームや金線など工程での不純物流入を防ぐために、組立ラインを前工程並の清浄化(クラス1000)にするために、組立室もダウンフロー方式として風の流れを上から下に流して、素子表面が汚染されないようにした。

素材	化合物名	使用目的	配合量(重量部)
エポキシ樹脂	フェノールノボラック型 ビスフェノールA型 クレゾールノボラック型 臭素化ビスフェノール型 臭素化フェノールノボラック型	電気・機械・熱的セ イシツ等基本特性の 付与	15~40
硬化剤	アミン類 酸無水物類 フェノールノボラック		
硬化促進剤	含窒素化合物類 ホスフィン類 オニウム塩類	硬化反応の促進	<1
可撓化剤	シリコンオイル ポリブタジエンゴム	弾性率・熱膨張係数 低減	<5
充填剤	シリカ(溶解、結晶性) アルミナ	熱膨張係数・熱伝導 率・機械強度等調整	60~85
カップリング 剤	エポキシシラン、アミノシ ラン、アルミキレート等	樹脂と充填剤の接着 性向上	<1
難燃助剤	三酸化アンチモン	難燃性の付与	<1
着色剤	カーボンブラック、染料	着色	<1
離型剤	ワックス類	金型離型性付与	<1

図4 エポキシレジンの組成例

年 代		1970	1975	1980	1985	1990
DRAM 集積化			16K	64k	256k	1M 4M
要求項目			⇒ 難燃性 ⇒ 高純度化 ⇒ 低応力化 ⇒ 低コスト			
材料技術		酸無水硬化 ⇒ フェノール硬化型 ⇒ シリコン窒素型 ⇒ 合成ファイバー				
物 理 的 特 性	熱応力 (MPa)	12	8	4~5	3~4	< 4
	熱線膨張係数 ($\times 10^{-7} / K$)	2.5	2.2	1.9	1.7	< 1.4
	反応性塩素イオン (ppm)	1000		100		< 100
	ウラン含有量 (ppb)	100		10		< 1
	難燃性	UL 94HB			UL 94V-0	
生産性	成型時間 (s)	120~150		120	90	60~90
	最低溶融粘度 (Pa·s)	10~30		30	40	40~50
信頼性	耐湿性 (*) (A腐食)	1		5	10	20~30
	耐温度サイクル性 (PKSクラック)	1		10	100	500

図5 メモリ用エポキシレジン材料の改良の変遷

リードフレームや金線など組立室に持ちこまれる材料にもイオンクロマト法によるハロゲンイオンの PPB レベルの不純物管理をメーカーに義務付けると共に、材料受け入れ試験でも不純物管理を徹底した。図6にイオンクロマト分析法の模式図を示す。純水に試験する材料をい

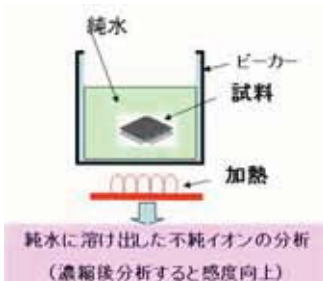
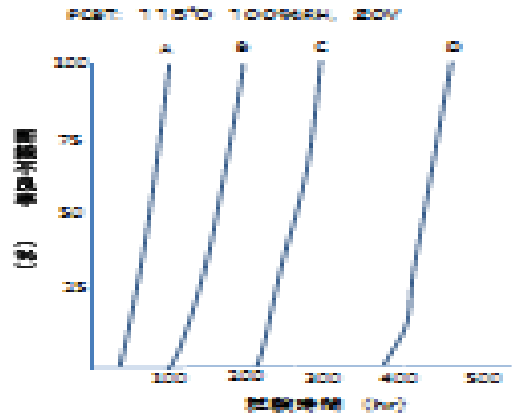


図6 イオンクロマト法概念図

2. チップパシベーションの改良

素子配線部の不良は、樹脂に含まれるフィラー (SiO_2) が、素子のパシベーション膜に突き刺さっていることが観察された為、素子パシベーション膜の強度を向上させるため、 SiO_2 パシベーション膜の上にプラズマナイトライド膜を被服する対策をするとともに、DILG で経験していたデータリテンション不良対策のPIQパシベーション膜を被覆した。図8には、素子パシベーションの改良効果として、アルミ腐食不良率を調べるテスト素子を設計して調べた結果を示す。



タイプ	樹脂	無水酸硬化型	フェノール硬化型	シリコン窒素型	熱安定性 (200°C)
○	エポキシ I	○	○	○	1400
□	エポキシ II	○	○	○	1100
△	エポキシ III	○	○	○	870
◇	エポキシ IV	○	○	○	670
×	エポキシ V (*)	○	○	○	980
●	シリコン	○	○	○	330

図7 封止樹脂高純度化 試験例

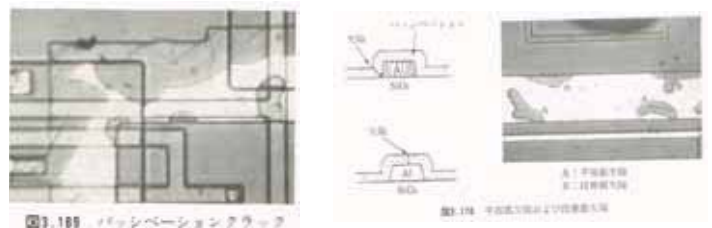
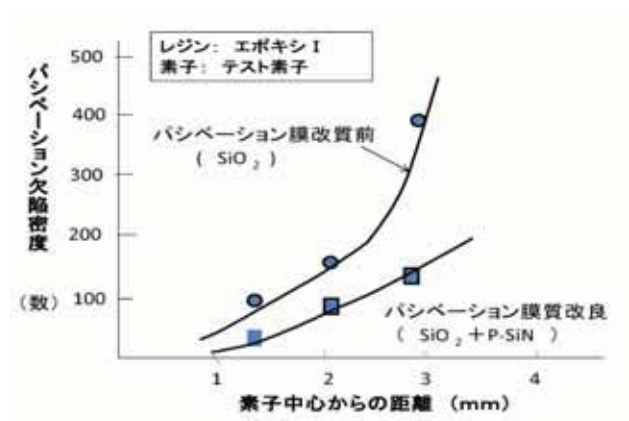


図189 パシベーションクラック

図190 高純度化によるパシベーション膜の改良



レジン種類	応力 (kg/mm ²)		パシベーション欠陥密度 (**) (/cm ²)
	測定値	計算値	
エポキシ I	1.4	1.54	1400
エポキシ II	0.9	1.23	1100
エポキシ III	0.9	1.21	870
エポキシ IV	0.6	0.98	670
エポキシ V (*)	0.7	1.18	980
シリコン	0.3	-	330

*) 無水酸硬化型
**) パシベーション従来タイプ、テスト素子

図8 素子パシベーション改良効果確認

3. レジンの硬化応力測定

トランスファーモールド工程における DRAM 素子表面に加わる硬化応力を測定する為、応力測定素子を設計して測定した。図 9 に応力測定素子のレイアウトと素子構造概念図を示す。

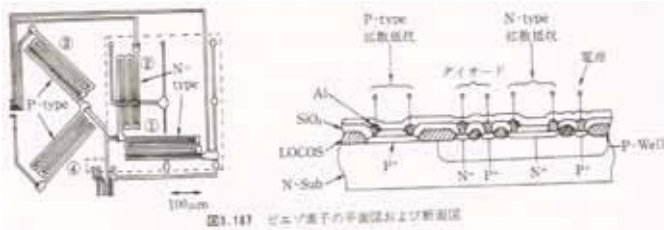


図9 素子表面への熱応力測定 TEG 素子

4. フィラー球状化によるレジン線膨張係数の低減

エポキシ樹脂に粉碎石英をブレンドすることで見かけの線膨張を低減してきたが、DRAM 素子はメモリ容量増大に伴い素子サイズが大きくなるのでその充填量を多くすること、素子表面への熱応力を低減するために粉碎したままでは形状が鋭角的で先の尖ったものが素子のパシベーション膜を突き刺し、特性不良を起こすことがあった。そのために、粉碎された粉末を高温で溶解してボールミルなどで回しながら鋭角を取り除き球状にすることにした。図 10 にその形状写真を示す。

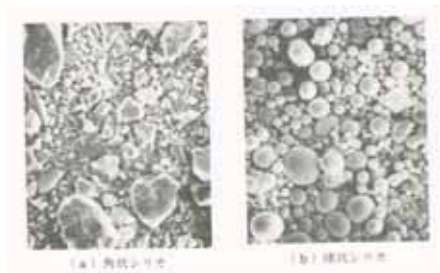


図10
フィラー形状の改良

5. シリコン変性レジン適用による硬化応力低減

レジンの硬化収縮により素子表面に大きな応力が加わることが判明したので、エポキシをシリコンの中に分散して低応力化するシリコン変性系レジンを検討した。硬化応力は圧力ゲージをモールドする方法で測定した。シリコン変性したエポキシ樹脂は、従来レジンに比べて熱応力が半分程度に低減される。フィラーを球状化し充填量を多くすることで熱応力硬化が半分程度に下げることが出来た。温度サイクル試験や高温高湿寿命など各種試験評価でも良い結果が出たのでシリコン変性

低応力レジンを採用することとした。

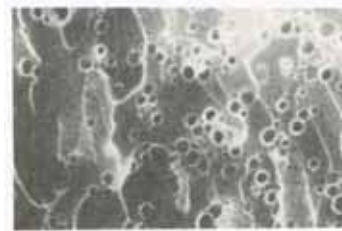


図11
シリコン変性樹脂

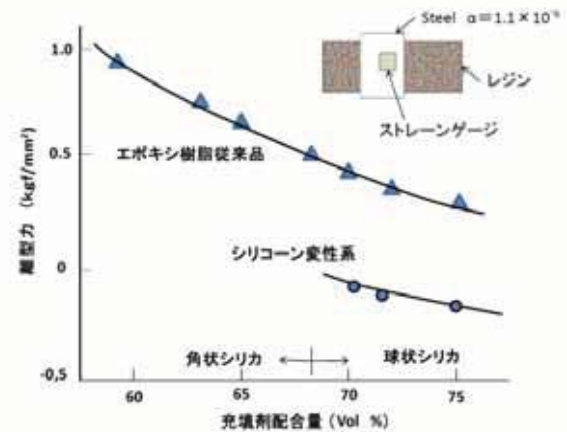


図12シリコン変性レジンの低応力化

6. レジン材料のウラン量とα線測定

セラミックパッケージは、ウラン含有量が多く DRAM のソフトエラーの要因になることから、レジン材料でも低ウラン量にすることを規定した。下表は各種材料のウラン量の比較とα線量測定結果である。

表1 各種材料のウラン含有量とα線量

素材	ウラン(U)量 ppb	A線量 (α/cm ² ・hr)
エポキシレジ	<1	50
ブロム化エポキシ	<1	100
フェノール	<1	50
熔融シリカ(通常品)	80	6300
熔融シリカ(低α線グレード)	3, 3	370
Sb2O3	20	400

7. マルチポット封止化

パッケージの外形状を決めるトランスファー成型の方式については、一つの円柱形状タブレットを多数個の外形となる上下金型キャビティに注入するシングルポット方式から、各パッケージキャビティへの樹脂注入条件が均一に流れるように、タブレットを小型化して、プランジャーヘッドを多数個にして加圧するマルチプランジャー方式に変更した。図 13 に従来型のシングルポット

方式とマルチポット方式の比較をまとめた。これによりパッケージの信頼性を格段に高くすることが出来た他、樹脂の材料使用率を向上することが出来て、原価低減にも大きく寄与することが出来た。

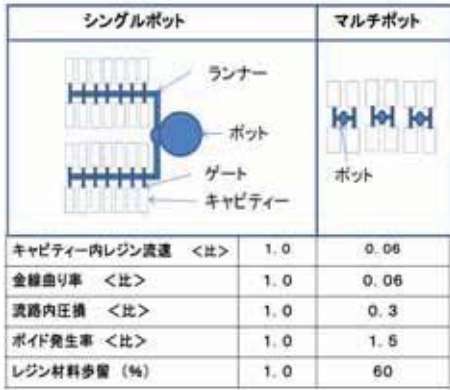


図13
マルチ
ポッド化の
利点

モールド金型と硬化樹脂との離型性を高めるためと金型寿命を高めるために、金型へのめっき処理の種類や金型表面状態の最適化について検討した。フィラーの充填された樹脂は、高温高压化で使用するために金型摩耗が激しく、金型に硬質めっきが使用されて、めっき表面は鏡面状態であった。パッケージ外形面積が大きくなると、樹脂とクロムめっきとの接触面積が大きくなり、離型しにくくなりリードフレームと樹脂界面に対して剥離力が加わり品質が低下した。金型表面を 15 ミクロン程度の凹凸を付けて硬質クロムめっきすると、離型力は金型使用回数に応じて、小さくなるが見いだされた。その状態を図 14 に示す。

最後に

日立製作所の技術陣が MOS LSI 用素子用に開発した樹脂封止型 DIP パッケージの開発概要を記述した。DIP 型は最初積層セラミックパッケージから始まったが、量産数量の拡大とともに低価格化と高信頼性が求められるようになり、トランスファー成型法による樹脂封止型 DIP を開発してきた。開発は武蔵工場技術者の他、材料研究所・機械研究所・生産技術研究所、日立化成、日立金属など日立製作所グループの英知を集めて開発した。樹脂材料の構成素材に遡って詳細に調査して、材料・装置・プロセス条件・素子パシベーション技術など素子設計などに各種の改良が加えられ高信頼性樹脂封止 DIP を開発してきた。DIP 型で開発された低価格

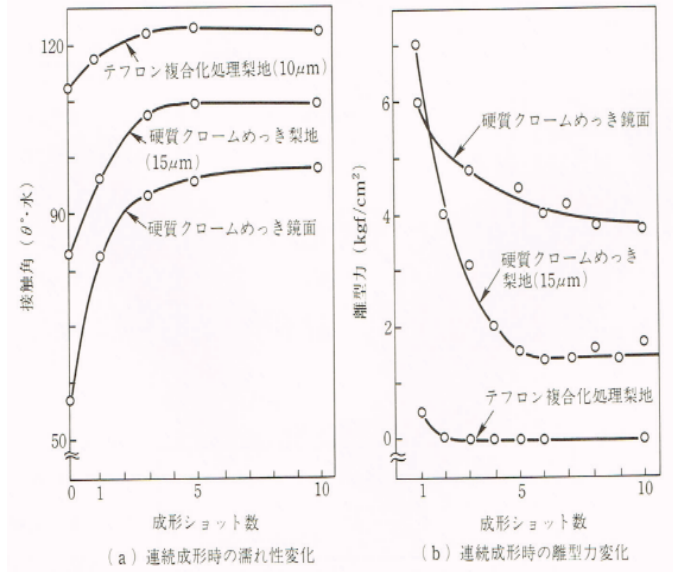


図14 金型離型性の改善

高信頼プラスチックパッケージの基本技術は、QFP (Quad Flat Package)などの表面実装型や、より小型の CSP (Chip Scale Package)、積層型パッケージ SiP(System in Package)の設計に引き継がれ、世界中の半導体メーカーや装置・材料メーカーなどに広く採用されている。日立製作所半導体事業部が中心となり開発してきた LSI 用半導体パッケージ技術は、500 ページを超える単行本にまとめ 1988 年 11 月に出版した¹⁾。この本は樹脂封止型パッケージのバイブル書となり、愛読されている。



図15
LSI用パッケージ技術を集成した本¹⁾

<参考文献>

- 1) 日立製作所 半導体事業部編:「表面実装形 LSI パッケージの実装技術とその信頼性向上」
応用技術出版 1988 年発行
- 2) 半導体産業人協会 HP 日本半導体歴史館
パッケージング

<http://www.shmj.or.jp/museum2010/exhibi500.htm>