

半導体産業の将来はばら色であると...

梅田 そうです。ただ、この市場で成功を続けていくためには、新技術の開発、技術的イノベーションが絶対必要だと思います。日本において十分可能なことだと思います。

司会 最後に梅田さんの人生において半導体産業と関わりを持ったことについて。

梅田 それはもう大変満足しています。私の人生の後半で半導体と関ることができたことは大変有難いことだと思っております。そして多くの人たちとお会いできたことも私にとっては大変な喜びであったと感謝しております。

司会 本日は長時間、大変興味あるお話しをお聞かせ頂きまして有難うございました。

## 話題の技術

### SOI技術の最新動向と今後の展望

(株)東芝セミコンダクター社 SoC研究開発センター  
吉見 信氏

#### 1. CMOSのメインストリーム技術として広がりを見せるSOI技術

SOI (silicon-on-insulator) がMPUを中心に本格的な広がりを見せている。IBM社は、既に1999年にSOIによるPowerPC 604Eを発表<sup>1)</sup>の後、「AS400」など社内サーバーにSOIを搭載してチップを量産中である。さらにMotorola社は今年初め、同社の「PowerPC7455」にSOIを用いることを表明、続くAMD社も2002年第4四半期よりSOIによるデスクトップ用MPU「ClawHammer」の生産を計画している。さらに、ソニー・東芝・IBM社は、SOIを用いた「次世代ブロードバンドエンジン」の共同開発を発表するなど、ここへきてMPUにおけるSOI採用の動きが激しくなってきた。一方、低消費電力LSIの分野でも、沖電気が2001年末より時計用マイコンを製品化している。このようにSOI技術は、高速、低消費電力LSIの両分野で実用技術としての橋頭堡を築きつつある。本稿では、SOI技術の発展の経緯と今後の展望を概観する。

#### 2. デバイス技術の殆どは基板浮遊効果対策、電源電圧の低下は大きな福音

最初に出てきたSOI素子は、1978年のNTTによるSIMOX基板を用いたCMOS<sup>2)</sup>であった。以来、デバイス技術者の解決しようとした大きな課題は二つあった。一つは、言うまでも無く基板浮遊効果である。基板浮遊効果はSOIボディ(チャンネル部のシリコン膜)が電気的にコンタクトされず、このためSOIボディ中の正孔(NMOSの場合)濃度が変動し、トランジスタ特性が不安定となる。具体的には、電流電圧(Id-Vd)特性のキックの他、パストラジスタのリーク、スイッチング時のヒストリー効果(スイッチング特性が過去の

履歴に依存する)となって現れる。完全空乏化(FD)型では同効果は低減できるが、FD型では微細化に伴いSOI膜が薄くなり集積化が難しくなる。集積化しやすい部分空乏化(PD)型を使おうとすると、基板浮遊効果対策は不可避となる。結局、この問題は、基板浮遊効果の物理的メカニズムの解明、そのモデル化、さらに回路動作上の問題点抽出、回路設計的回避策、という形で進み、今では回路設計が多少複雑になるものの、抑えこめる(制御可能な)現象となっている。

もう一つの問題は実はドレイン破壊電圧(BVds)の低下であった。通常にSOI・MOSFETを作るとNチャンネル型素子でBVdsは2.0~2.5Vと低い。これは、電源電圧が3~5Vにあった1980年代には大きな問題であった。原因はインパクトイオン化と基板浮遊効果にあるが、SOIボディにコンタクトを付けるやり方は、确实ではあるが面積を取り、一部の素子でしか使えない。LDD構造でドレインの電界を弱めようとする、今度は、寄生抵抗の影響でドレイン電流の低下を招く。しかしこの問題は時間の経過と共に自然消滅した。90年代に入って低消費電力化の要求が強くなり、その結果、電源電圧が急速に低下し始めたのである。これはSOI技術にとって大きな福音となった。電源電圧が1~1.5Vにまで下がれば、低いBVdsでも特に問題とならない。これによってデバイス技術の負担が一挙に軽減し、SOI技術は実用化に向けて大きく動き出した。

#### 3. 複数が並行して進展したSOIウェーハ技術

しかし、デバイス技術の課題解決が進んでも、素子を作り込む良質のSOIウェーハがなければ実用化は進まない。この気運を受けて、80年代後半から90年代前半にかけて、SIMOXの品質改善、張り合わせSOI基板作製法の提案など、ユニークな発表が相次いだ(図1)。(1)「高温アニール」・「低ドーズ注入」・「ITOX」がSIMOX高品質化の鍵

初期のSIMOX技術は、酸素イオンを $2 \times 10^{18} \text{cm}^{-2}$ という桁違いに多いドーズ量で打ち込むことで実現された。しかし、結晶欠陥が約 $10^9 \text{cm}^{-2}$ もあり問題であった。この改善に大きく3つの技術が寄与した。一つは1300を越える高温アニール、二つ目は酸素ドーズ量を1/5以下に低減できることを示した「ドーズウィンドウ」の発

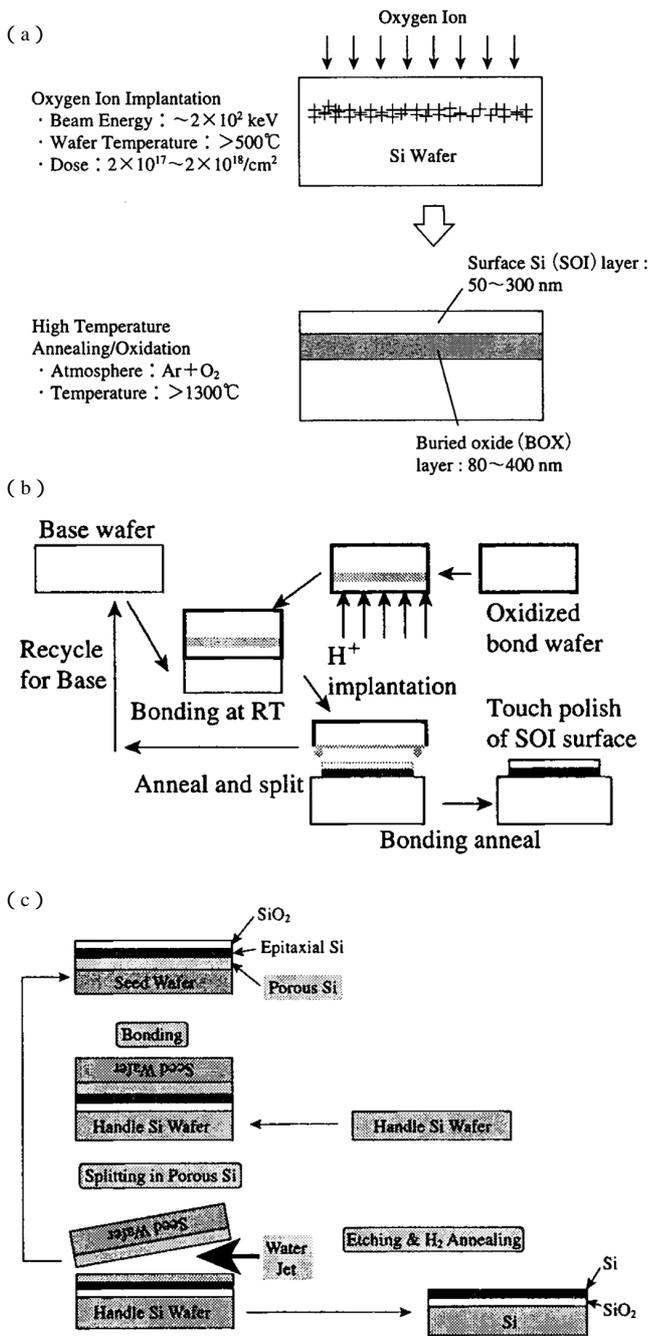


図1 各種SOIウェーハの作製法<sup>7)</sup>。

(a) SIMOX (b) UNIBOND (c) ELTRAN

見、さらには、高温アニール後の酸化性雰囲気中で酸化する「ITOX」技術<sup>3)</sup>である。これらによって、SOI中の結晶欠陥は $10^2 \sim 10^3 \text{cm}^{-2}$ まで低下し、さらに酸素注入時のパーティクルの低減など地道な努力が実を結び、現在では、量産に耐える高品質を実現するに至った。

(2) 一回の実験でうまく行った(?) 水素イオン注入によるUNIBOND技術

UNIBOND基板は、表面にシリコン酸化膜を形成した1枚のSi基板に水素イオン注入し、これにもう一枚のSi基板を張り合わせ、水素が注入された部位から切り

離して作製する。フランスSOITEC社より1995年に発表された<sup>4)</sup>。この発明者であるM. Bruel氏に学会で話を聞く機会があり、その際、氏に問うたことがある。「この実験は一回でうまく行ったのか、あるいは何回かの試行錯誤の後に成功したのか」と。何故なら、あまりに奇抜な方法であるが故に、一回でうまく行かなかった場合、余程の目処がない限り、これを繰り返すには相当の勇気があるのではと思えたからである。氏は事も無げに答えた。「一回でうまく行った」と。会場からは「You are lucky!」の声が掛かった。本当に運が良いのか、あるいはそもそも筋の良い実験はうまく行くものなのか。いずれにしろ、SOITEC社は、その後のSOI基板需要の拡大と仏国内のハイテク産業育成の流れに乗って、順調に事業を拡大させている。

(3) 多孔質膜上にSiをエピ成長させ、ウォータジェットでウェーハを切断するELTRAN技術

一方、Canon社は1994年にELTRAN技術<sup>5)</sup>を発表した。陽極酸化によりシリコン基板表面を多孔質化した後、シリコン膜をエピタキシャル成長させ、他のウェーハを張り合わせて多孔質層より切り離す。SOI膜がエピ成長による単結晶膜なので、シリコン部の膜厚制御性がよく、また結晶性も優れている。ウェーハの切り離しには独自に開発したウォータジェットを用いる。

これらの技術はそれぞれ発展し、現在ではいずれもバルクSiと遜色の無い高品質を実現している。今後、SOI技術の広がりと共に、高付加価値のこれらSOI基板は、Siウェーハ市場の中で少なくない割合と地位を占めていくものと期待される。

4. SOI素子とバルク素子の混載も可能に；『バルクのはバルクに、SOIのものはSOIに』

現在、主要デバイス学会で何らかの形でSOIが関係する発表は、全体の1~2割を占めている。その応用分野も、CMOSのみならず、(FinFETなど)新構造MOS素子、高温動作素子、MEMS、単電子素子、量子効果素子と幅広い。CMOS技術の観点からは、東芝が、今年6月のVLSIシンポジウムで発表した「部分SOI(部分バルク)」技術<sup>6)</sup>を宣伝させて頂く。この技術ではSOI基板からスタートして、Siの選択エピタキシャル成長を行うことにより、SOI基板に部分的にバルクSi領域を作る(図2)。バルクSi領域上にトレンチセルによるDRAMを作製し、その歩留まりとデータ保持特性を調べたところ、通常のバルクSi基板に作成したものと全く変わらなかった。

この技術により、バルクSi技術は今後SOI技術に取り込まれることになる。バルクSiに適した回路はバルクSi上に作れば良い。バルクSiの設計資産もそのまま使える。これまでの『SOIかバルクか』という二者択一

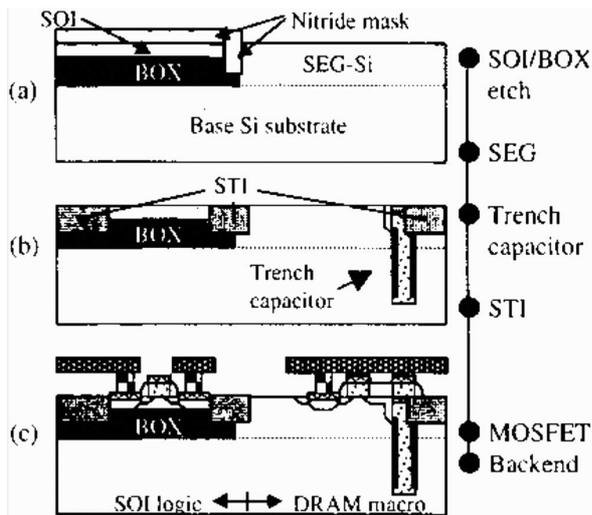


図2 「部分SOI」の断面図とプロセスフロー。断面図右側にバルク素子 (DRAMセル) 左側にSOI素子 (MOSFET) が作られる。

的な問いは意味が無くなり、『バルク (カエサル) のものはバルクに、SOIのものはSOIに』となる。この技術が、DRAM混載SOIをはじめ、SOIのSoC応用に大きな

道を開くことが期待される。

### 5. 最後に

バルクSi技術が、その拠り所であるスケーリングの行き詰まりに喘いでいる中、SOI技術にはまだまだ多くの可能性が残されている。今後も様々なアイデアが出されるであろう。SOI技術が、その進展に重要な役割を果たした我が国にとって、半導体技術復権の切っ掛けとなれば何よりである。

### 文献

- 1) G.G. Shahidi *et al.*: Tech. Abst. of ISSCC, p.426 (1999).
- 2) K. Izumi *et al.*: *Electron. Lett.* **14** p.593 (1978).
- 3) S. Nakashima *et al.*: Proc. of IEEE International SOI Conference, p.71 (1994).
- 4) M. Bruel: *Electron. Lett.* **31** p.1201 (1995).
- 5) T. Yonehara *et al.*: *Appl. Phys. Lett.* **64** p.2108 (1994).
- 6) T. Yamada *et al.*: Tech. Abst. of Symposium on VLSI Technology, p.112 (2002).
- 7) 「SOIの科学」, UCS半導体基盤技術研究会編, リアライズ社 (2000).

# 提言

# Teigen

←

→

# 提案

# Teian

がんばれ！がんばろう！

日本半導体産業

提言・提案グループ 森山 武克

はじめに

今年も又、8月15日がやって来た。

日本大敗北記念日である。敗戦を終戦と称して57年、未だに真の意味での敗戦の総決算が中途半端に終わっている日本である。

2~3年前までは、日本半導体の“再生”とか“復活”とかいう表現は使いづらい感じであった。今では誰もが堂々と使っているのは日本半導体産業の衰退・後退を現実として明確に認識して危機意識の共有化が進んだことを意味する。95年を分岐点に後退し続けている8年の間に中国が急速成長し、製造大国・消費大国として



森山 武克 会員

出現した。

デフレスパイラルの中で年々経済活動と規模が縮小しつつあることを肌で感じる日々である。

反転攻勢の戦略構想はあるのか？

その体力はまだ残っているのか？

業界の有識者の提言が多数見られる。

提言・提案グループ発足

協会設立以来、東京・大阪で年10回の研修会を開催してきた。更に東京で年1回の総会を開催し、新たに大阪では昨年よりセミフォーラムジャパンに参画して特別シンポジウムを開催してきた。このような活動により、業界の有識者・キーパーソンの方々が見識を発表する“ステージ”作りをしてきた。

今年は少しづつ協会としての意見なりコメントを発信して、協会としてのプレゼンス・ショーアップをはかることとなり、ささやかに活動を開始した。外に対して広く意見を求めると共に、各研修会、大阪での特別シンポジウムでの参集者の意見を積極的に取り入れることにした。

第1回はやはりベースロードがいるので川西会長が各セミナーで広く御意見を述べておられる“日本半導体復活の処方箋”を使わせて頂き討議を開始した。川西会長、ソニー・牧本顧問を中心に半導体産業新聞・泉谷氏、セイコーエプソン・池島氏 (現TDK株)、ゴールドマンサックス・堀江氏、ウエストLB証券・南川氏、元アプライド マテリアルズ ジャパン・柏木氏、セミコンポータル・谷氏、事務局 (株)フェローテック、(株)スパンドニクス・森山で4月2日に討議を行った。更に6月