

## デジタル信号処理用プロセッサの開発

川上 雄一(元 NEC エレクトロニクス・アメリカ社長)



## 1. はじめに

1970年代後半から1980年代は半導体の集積度が飛躍的に向上し、それ以前にはTTLなどディスクリート部品で構成されていた電子機器の性能向上と小型化に大きく貢献した。NECではこのような状況下で電卓用のチップはもちろん、4ビット、8ビット、16ビットのマイクロプロセッサ、フロッピーディスクコントローラ(FDC)、グラフィックコントローラ(GDC)、ハードディスクコントローラ(HDC)などを次々に開発し、パーソナルコンピュータPC9801を始めとする情報機器の開発促進、性能向上に多大な貢献をした。

一方通信機器もデジタル化が進み、従来のアナログ交換機からデジタル交換機が検討されていた。このような機器開発の要請からデジタル信号処理を行うLSIが要求された。たとえばアナログの交換機では電話機から送られてくるプッシュボタン信号をアナログフィルタで分離しどの電話番号が押されたかを判断するが、デジタル交換機では交換機の入り口でPCMコーデックでデジタルPCM信号に変換されるため、アナログフィルタの代わりにデジタルフィルタで信号を分離する必要がある。

## 2. 開発の背景

当時NECでは社内装置向けLSIの開発は専門の半導体開発部門にて行われており、一般市場用LSIの開発とは異なる部門が担当していた。特にハードウェア他社との差別化要因になる伝送装置に於いてはそのノウハウを外販を目的とする部門が使うことは至難であった。これはコンピュータを始めとする情報機器部門がすでに差別化要因をソフトウェアと考え、一般市場用LSIの開発部門と共同でLSIの開発を行っていた事とは大きく異なる。そこで我々市販用LSIを開発する部門としては、通信機器用LSIを開発するに当たり中立な立場で助言を受けることができるNEC中央研究所通信研究部に協力を依頼した。1978年から共同でアーキテクチャの検討を当時の西谷隆夫部員と私が中心になって検討を開始した。ところが検討開始直後、テキサス・インスツルメンツから“Speak and Spell”という教育玩具が

発表・発売された。これはデジタル音声合成アルゴリズムを用いた当時の最先端信号処理技術を使用したものである。日本国内の民生市場のお客様から非常に大きな反響があり、販売部門から我々開発部門に対し、“同様な音声合成用LSIを民生市場向けに至急開発するように”との強い圧力があつた。我々開発部門としては“音声合成にも使える汎用信号処理プロセッサを開発するから”と宥め、汎用の信号処理プロセッサの開発に着手した。1979年のISSCCにはインテルから2920というアナログ入出力をもつプロセッサが発表されたが、専用乗算器を内蔵していなかったため処理能力が低く、ほとんど使われなかった。また、AMIから2911という汎用プロセッサがアナウンスされたが、半導体プロセスにVMOSを用いていたためか商品化されなかったと記憶している。このような時代背景のもと、他社に遅れることなく殆ど同時にNEC初のデジタル信号処理プロセッサとして $\mu$ PD7720が開発された。先に述べたように他社もほとんど同時に開発をしていたが、この $\mu$ PD7720が開発後数年間はほとんど独走状態であつた。

3.  $\mu$ PD7720のアーキテクチャ

一般にデジタル信号処理は下記の計算式で代表されるような演算をリアルタイムで行う必要がある。

$$\sum A_i \cdot X_i$$

これは乗算及びその結果の累算などの負の数を含む数値演算および繰り返し演算を行うためにデータ格納場所の移動(シフト)などを複数回行う必要がある。そのすべての演算は基本的にサンプリング時間内に終え、繰り返し行うことが必要である。たとえば4kHzの電話音声帯域の場合には $125\mu\text{s}$ (8kHz)のサンプリング周期内にすべての演算を終了し、この演算をサンプリング周期ごとに持続的に繰り返し行う必要がある。現在のパソコンのCPUスピードがGHzの時代に $125\mu\text{s}$ のうちに乗算を行うことなど簡単に出来るが、8ビットのCPUスピードが $1\mu\text{s}$ の時代には16ビットの乗算を行うにも数 $10\mu\text{s}$ 必要で、専用のプロセッサ/LSIを開発するか、さもないければ1個数万円もするTRW社のバイポーラLSIによ

る乗算器とビットスライスプロセッサを用いたシステムを構築する以外にはとても無理なことであった。30年以上も前のことで、5 $\mu$ m プロセスが時代の最先端であり、ロジック回路で 10 万トランジスタを集積することはほぼ不可能であった。トランジスタを1個でも節約しなければという時代であった。このようなデジタル信号処理を安価にするプロセッサに要求される処理性能を考え、以下のような方針を前提に開発を進めた。

(1) データ形式として 16 ビット、2 の補数形式を採用。

基本的に数値演算を基本とした処理としたため、正・負の両方のデータを同一演算で行うようにするためデータ形式として 2 の補数による固定小数点形式を採用した。これで正数・負数を区別しなくとも同一プログラムで数式どおりに演算できるようになり、プログラムステップを小さく出来る。また、ほとんどの音声信号帯域の演算は 16 ビットで音質の劣化なく処理できることがわかっていたため、16 ビットデータ長のプロセッサとした。2 の補数の固定小数点データ形式は1から-1までの数値範囲を扱うには非常に都合が良いが、それを超える数値を扱うと乗算結果を補正(小数点を合わせるシフト)する必要があり、常に数値がこの範囲になるように補正しながら演算する必要がある。

(2) 高速専用乗算器の内蔵。

信号処理では乗算を使う頻度が非常に高いため、高速で1命令で乗算が出来るように専用の乗算器を内蔵した。少しでも使用トランジスタを少なくするため 2 次のブースのアルゴリズムを採用した。

(3) 処理能率向上のため、複数オペレーションを一つの命令で行う。

乗数と被乗数を別々に乗算器にセットするとそれだけで 2 命令必要となる。このため、1命令で乗数、被乗数ともセットできるように内部に複数のバスを設け、命令の効率化を図る。また、乗算器の出力を累算器に直接入力し、演算としては乗算と累算が同時に出来るようにする。

また、データ格納場所をシフトすることに対しては、アドレスをモディファイしてあたかもシフトしたかのようにデータを使用できるように特殊なアドレスレジスタを設ける。

(4) 1命令を高速で行うため、命令デコードを出来るだけ短時間で進行。

出来るだけ複雑な命令デコードを避けるため水平型マイクロプログラム方式の命令セットを採用した。このためほとんどの命令がロジック1段のデコードで行う

ことが出来た。また、長い水平型の命令を採用することにより各フィールドごとに別々なオペレーションを持たせることが出来、複数オペレーションが可能となった。

(5) 基本的に演算主体のプロセッサであり、その他のオペレーションはホストプロセッサにて行う。このため、条件分岐命令などの制御系の命令は必要最小限にとめる。

(6) 高速オペレーションを行うため、命令フェッチとデータフェッチを同時に行えるようにハーバードアーキテクチャとする。

以上のような方針を立てて検討を開始した。また、使用半導体プロセスは当時の最も微細で実用的な NMOS を用いることは早くから決定していた。一番重要な専用乗算器を内蔵するという点にもっとも時間を費やした。当初はシフトレジスターを用いた 2 項演算乗算器を検討した。この方式ではチップサイズは小さく抑えることができるが、乗算に時間が掛かるため、性能を追求しようとすると乗算器が演算中に他の処理を行うようにプログラムする必要があり、プログラマーに負担をかける。いろいろ検討の結果、2 次のブースのアルゴリズムを用いた並列演算器を清水の舞台から飛び降りる心境で採用することにした。2 次のブースのアルゴリズムを用いることにより乗算器の部分積は半分になり、加算器の数は半分に抑えることが出来る。チップサイズの増加に対しては最新プロセスにさらに 90%程度のシュリンクをかけることでほぼ当初の見込みのチップサイズで実現できた。

図1はこの信号処理プロセッサ  $\mu$  PD7720 のブロック図である。内部バスが乗算器の周りに複数配線され、い

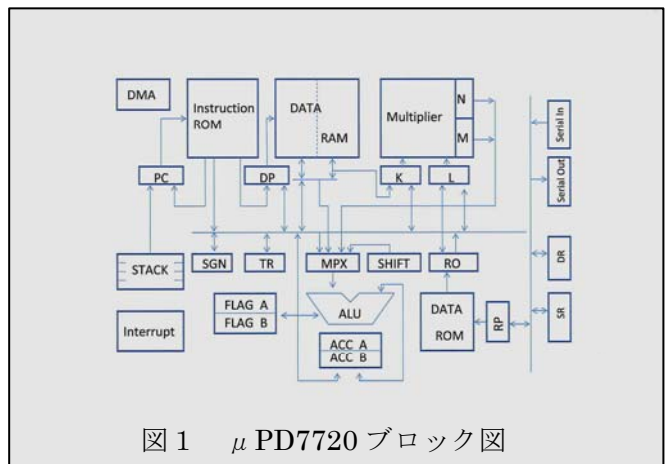


図1  $\mu$  PD7720 ブロック図

ろいろ工夫されているのがこの図から読み取れる。乗算器がもっとも効率よく演算するように RAM に格納されたデータ同士の演算、RAM に格納されたデータと ROM

に格納されたデータ(デジタルフィルタの係数)との演算などが効率よく演算できる。乗算が 1 命令で効率よく実効されるになると、単にデータ移動を行うためにも乗算と同じ1命令を使うのはばかばかしい。これを克服するために乗算と同時にデータ移動もあわせて行うよう工夫した。シリアル I/O は当時比較的安価で購入できた PCM コーデックをアナログ入出力に使用することを目的とした。これは交換機内部に用いられている PCM データバスとも接続することも狙った。又、8 ビットのホストインターフェースは 8080 系プロセッサとのデータのやり取りを想定したものである。

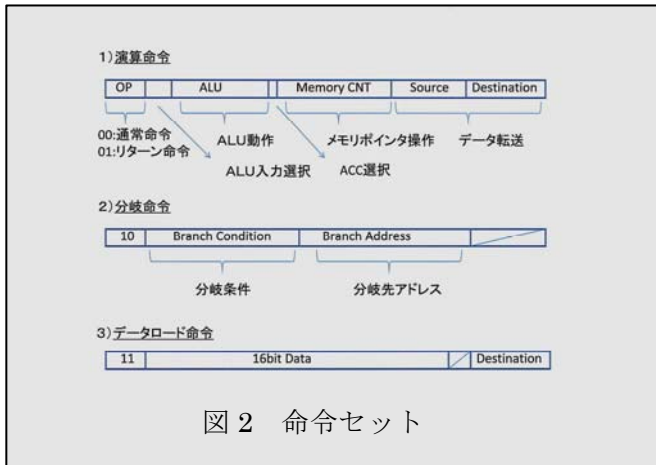


図 2 はこのプロセッサの命令セットである。プロセッサ全体のタイミングを考えると命令のフェッチ、デコード、演算、結果の格納という一連の手順のタイミングを効率よく配置する必要がある。このうち比較的動作が遅いのがメモリと乗算を含めた演算器である。これ以外は出来るだけ処理を短くすれば、250ns という短い命令サイクルでも可能ということが判った。このため、命令のデコード時間を出来る限り短くするため、命令デコード時間が短くてすむマイクロプログラミング方式の命令セットを採用した。23 ビットという比較的長い命令長と各フィールドを細かく分け、フィールド間に相互に依存しないようにしたため、命令デコードの論理段数は非常に低く抑えられている。

図 3 は本プロセッサを光学シュリンクした  $\mu$  PD7720A のチップ写真である。各ブロックの配置を適切に行なったことにより内部バスが複雑に走り回っている割にすっきりしたレイアウトになっている。また、比較的長い命令セット、シンプルなクロック構成を取ったため、制御系ロジックが非常にシンプルである。先に述べたように命令デコードに必要なロジックが他のプロセッサに比べ非常に少ないこともわかる。出来上がったチップを評価したところ、特にどこかに遅いパスがあるわけでもなく、各部分がほぼ同じスピード限界を持っていることが判明した。きわめ

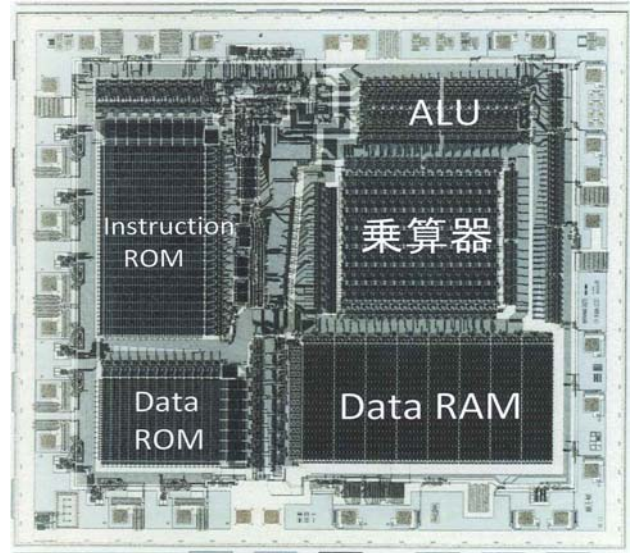


図 3  $\mu$  PD7720 チップ写真  
てバランスの良い設計となった。

このプロセッサの性能は下記の通りである。8MHz クロック入力で 1 命令 250ns の動作を実現している。

- Data ROM 512 ワード×16 ビット
- 命令サイクル 250ns
- 16 ビット×16 ビット→31 ビット  
2 次のブースのアルゴリズムによる  
高速並列乗算器内蔵
- instruction ROM 512 ワード×23 ビット
- Data RAM 128 ワード×16 ビット
- Data ROM 512 ワード×16 ビット
- Dual アキュミュレータ
- シリアル 入力・出力ポート
- 8080 系バスインターフェース内蔵
- N チャンネル E/D MOS チャンネル実効長 3  $\mu$  m
- チップサイズ 5.47mm×5.20mm

#### 4. マーケットの反応

一時は世界市場の 90% 以上のシェアを占める

本信号処理プロセッサは 1980 年の ISSCC 及び ICASP にて発表した。本格量産前にもかかわらず、多数の顧客、研究機関からの問い合わせが相次いだ。特に MIT の Lincoln LAB はまだ詳しいマニュアルを発行していないにもかかわらず検討を始め、ほぼ最初のユーザとしてボコーダーを作り上げた。このような少量ユーザが非常に多いということが判ったため、直ちに PROM 版のプロセッサを  $\mu$  PD77P20 として開発した。これは少量ユーザのみならずプロトタイプの開発として非常に重宝がられた。1 個数万円するにも拘らず飛ぶように売れた。現在の半導体ビジネスの現

況から見ると夢のような世界である。

最も売れたマーケットは有線モデムであろう。当時北米の有力モデムメーカーのほとんどはこの  $\mu$  PD7720 を使ってくれた。マスク ROM 版でも 3000 円以上で買ってもらえた。パソコンが本格的に通信端末として使われ始めた時であったこと、300 bps の FSK モデムから 1200bps、2400bps のモデムへの切り替えタイミングに合ったことなど追い風に乗ったマーケット環境であったことなどが幸いし、一時は世界市場のシェアが 90% を越えていた。NEC は 32kbps 衛星通信回線用音声符号化規格制定において本プロセッサを用いて提案を行い、G.721 の規格化に貢献するとともに 1 チップでこのコーデックが実現できた。

いったん高速プロセッサが使えるとなるとユーザの方々がいろいろ工夫をして思いもよらない応用に使って頂いた。たとえばアメリカのある PBX メーカーは独自の PCM コーデック方式で PBX を構築していたが、標準の 8ビット PCM コーデックとの整合を取るために  $\mu$  PD7720 をアップサンプリング・ダウンサンプリングコンバータとして大量に購入してくれた。また、ちょうどレコードから CD への切り替え時期にあたり、各社から CD プレーヤが発売された。この中の 1 社はこの高価な  $\mu$  PD7720 を 4 個使用して非常に音質の良い CD プレーヤを開発した。セット価格に比べると随分高い LSI を採用したのだが、高音質で音響雑誌で非常に高い評価を受けた。さらに微細な半導体プロセスを用いることにより低電力化を進め、安価なプラスチックパッケージに封止可能となり、フライトシミュレータなどのゲーム機器のアクセラレータとしても応用された。このように当初思ってもいなかった応用に使われることは開発者として非常に有難く感謝した。一方当初想定した交換機のプッシュボタンデコーダにはほとんど採用されなかった。

## 5. 終わりに

1970 年代後半から 1980 年代初めは半導体設計者にとって非常に良い時代であった。2 名から 3 名のチームで、1 製品ほぼ 6 ヶ月で企画から量産まで仕上げる事が出来た。このため多数の応用分野、回路構成、アーキテクチャに直接触れることが出来た。たとえば、この信号処理プロセッサ  $\mu$  PD7720 はアーキテクチャ検討に中央研究所の 2 名と私の合計 3 名が参画し、回路図は私がほぼ 3 ヶ月で書き上げ、製品担当、レイアウト担当各 1 名で製品化した。回路図を書きながらレイアウトを頭の中に描き、タイミングの検討をしていった。回路図も

A1 用紙に 3 枚、製図台で手書きした。最近のように優れた CAD ツールなど使うことが出来なかった時代である。また、当時の NEC の半導体部門には新しい分野・新しい技術にチャレンジしようという風土があった。セカンドソース全盛の時代に信号処理プロセッサだけでなく、フロッピーディスクコントローラやグラフィックコントローラなど、世界標準もしくはそれに近い製品を多数開発していった。幸いにして他社に先駆け商品化し、一時は世界トップのシェアを持つことが出来たのはこのような風土を鑑みると偶然とは思えない。

デジタル信号処理プロセッサがそれほど多くの応用分野に使われていなく、また、遅いスピードの半導体プロセスを使わざるを得なかった時代に、新しい分野にチャレンジできたことは非常に幸せであった。この信号処理プロセッサの開発・商品化を通して、多数の方にお世話になった。特に入社 3 年目の若い社員にこのようなチャレンジな仕事を任せてくれ、自由に開発させて頂いた上司各位にとっても感謝している。この場を借りて御礼申し上げたい。

## 参考文献

1. M.E.Hoff and Townsend, "An Analog input/output microprocessor for signal processing", in ISSCC Dig. Tech. Papers, pp.178-179, Feb. 1979
2. R..Blasco, "V-MOS chip joins microprocessor to handle signals in real time", Electronics, pp131-138, Aug.30, 1979
3. J.R Boddie, et. al, "A digital signal processor for telecommunication applications", in ISCC Dig. Tech. Papers, pp. 44-45, Feb. 1980
4. Y. Kawakami, et., al "A singlechip digital signal processor for voiceband applications", in ISSCC Dig. Tech. Papers, pp. 40-41, Feb. 1980
5. T. Nishitani, et. al., "A Single -Chip Digital Signal Processor for Telecommunication Applications", IEEE jurnal of Solid-State Circuits, Vol sc-16 No. 4, Aug. 1981
6. 西谷隆夫 「DSP の誕生とその発展 (前編)」電子情報通信学会、Fundermental Review、基礎境界ソサエティ誌、Vol1、No.4 p17~p29、2008 年 4 月
7. 西谷隆夫 「DSP の誕生とその発展 (後編)」電子情報通信学会、Fundermental Review、基礎境界ソサエティ誌、Vol2、No.1 p9~p21、2008 年 7 月