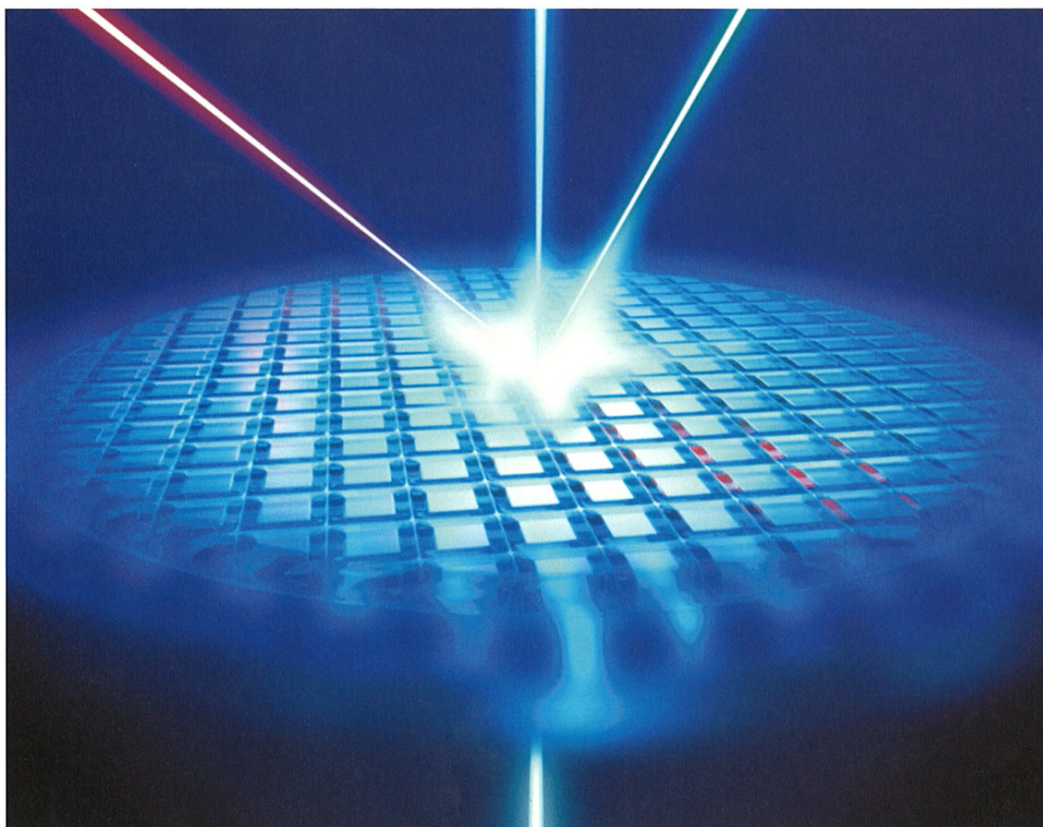


# 半導体産業研究所 年次報告書

平成 16 年度



**SIRIJ**

Semiconductor Industry Research Institute Japan

SIRIJ

SIRIJ

— 目 次 —

ご挨拶

第36回理事会・第11回通常総会の開催

平成16年度 事業報告の概要

＜特別テーマ：第2次 SNCC＞

＜ATLASプロジェクト＞

＜BASISプロジェクト＞

＜C-プロジェクト＞

平成16年度 財務報告

平成17年度 構成会社一覧

半導体産業研究所名簿

SIRIJ

---

## ご 挨拶

---



理事長：伊藤 達



所長：前口 賢二

半導体産業研究所は平成16年度の初めに設立以来ちょうど10年経過の節目を迎えました。その節目に以下の2点で体制の見直しを行いました。

一つ目は所長の専任化です。従来は理事会メンバーから選出された非常勤所長のもと、所長代行（専任）を置くことにより運営してきました。これを改めて専任所長を置くことにしました。二つ目はコンソーシアム推進業務の明確化です。JEITA半導体部会役員会の委託を受けて、コンソーシアム間に跨る課題の調整および提言がSIRIJの役割として追加されました。

平成16年度は、前年度に提言された第2次SNCC（半導体新世紀委員会）構想、“2006年度以降の半導体共同研究開発見直し構想”、を受けて具体的な実行計画立案に向けた準備委員会を推進しました。現在推進中の“あすかプロジェクト”が終わる2006年度以降も、Seleteを半導体プロセス技術開発の拠点として、STARCを半導体設計技術開発の拠点として、新しい開発プログラムを2006年度から5年の計画でスタートします。またSeleteは国家プロジェクトと連携して日本における産学官拠点（つくばR&Dセンター）を目指します。STARCは産学連携の拠点として新しい仕組みに取組みます。また先端技術を志向する企業で行う先端コアプログラムと有志企業で行う選択プログラムという新たなスキームを両コンソーシアムへ導入します。

個別の研究テーマに関しては原則として全て平成16年度中に提案を行って終了（1件のみ継続）、平成17年度は半導体産業の10年後ビジョン（グランドデザイン）作りにフォーカスすることを決めました。CMOS技術の限界を踏まえた「Emerging技術の調査・研究」は府省連携、産官学連携の重要性を、SoC設計の課題を取り上げた「アプリから見たSoC上流設計の課題解決にむけた仕組みづくり」はアプリケーション・テクノロジー・ロードマップ作りおよび上流設計リソース課題解決に向けた提言を（策定中）、日本におけるEDA課題を取り上げた「EDAはこのままで良いのか」は下流のプロセス・設計協調領域およびアプリに近い上流設計領域への国内EDA立上げを、新市場と期待する「微小センサーネットワーク市場の調査研究」では日本における取組み強化を、国立大学法人化に伴う「国立大学法人化の産業界への影響とその対応策」は知的財産権に関して改善の必要性を、それぞれ提言しました。

半導体産業および技術は大きな変革点にあると考えます。日本の半導体産業の競争力強化に向けた提言作りというSIRIJ本来の責務を再認識して活動を行ってまいります。引き続き皆様のご理解とご協力をよろしくお願いいたします。

## 第36回理事会・第11回通常総会の開催

### — 伊藤理事長、前口所長体制の2年目を推進 —

半導体産業研究所（SIRIJ）は、平成17年5月24日（火曜日）東京ジョンブル（丸の内ホテル直営店）で第38回理事会ならびに第11回通常総会を開催し、平成16年度事業報告及び収支決算を承認し、平成17年度事業計画及び予算を審議決定した。

平成16年度の第2次半導体新世紀委員会（SNCC2）準備委員会はほぼ全体を取りまとめ、報告書の作成を承認した。

平成17年度の主要研究テーマを「グランドデザイン策定」とし、その方向付けを行った。

今回総会では役員の改選はなく、新理事(交代)として貫井 孝氏（シャープ株式会社 IC事業本部長）を承認した。



## 通常総会議事

伊藤理事長の挨拶、前口所長の挨拶ののち、議事に入った。

(委任状を含めて定足数を満たし、総会が成立した。)

### 第一号議案 理事交代の件

石賀事務局長よりシャープ株式会社の理事交代(佐野 良樹旧理事から貫井孝新理事への交代)申し入れの件が紹介され、異議なく承認された。貫井理事よりご挨拶をいただいた。

### 第二号議案 平成16年度事業報告および収支決算承認の件

### 第三号議案 平成17年度事業計画(案)及び予算(案)審議 決定の件

第2号議案と第3号議案は連続した説明の方がわかりやすい部分では並行して進められた。前口所長が平成16年度の事業と平成17年度事業計画(案)について、総括説明した。前回理事会で研究テーマごとの詳しい説明があったので、それらは簡略な報告に留まった。引続き、村岡研究員がATLASテーマ「アプリから見たSoC上流設計の課題解決に向けた仕組みづくり」の詳細説明を行った。

次いで第2次SNCC実行準備委員会状況として前回理事会以降の進捗状況の説明が上田企画部長よりなされた。

以上の事業報告と事業計画は異議なく承認された。

(平成16年度事業報告要旨: 4頁)

(平成17年度事業計画要旨: 5頁)

このあと、石賀事務局長が平成16年度の収支決算報告を行い、異議なく承認された。

### 第三号議案 平成17年度事業計画(案)及び予算(案)審議 決定の件

グランドデザイン策定計画が策定チームメンバー(福田・穴見・横山主任研究員)より説明された。10年後を睨んだ日本半導体産業発展のための基本設計を行うことがポイントである。グランドデザインの目標・内容・外部組織の活用・おおよそのスケジュール・予算などが紹介された。

これに対して理事から要望が表明された。た

とえば、「これからの10年で環境問題への取り組みは不可欠、それに対する半導体の貢献を示すべき」、「これから急速に立ち上がってくる中国の税制や減価償却の違いが具体的にもたらす差異を示してほしい」、「日本の半導体産業がなぜ強くなってはならないのかの根本を議論してほしい」、など。

予算案は提案通り承認された。会費総額は前年度比7.4%減の2億5000万円/年とした。

### 半導体産業研究所役員名簿

今回は改選がなく、シャープ(株)理事の交代のあと、今年度は次のような体制での運営となる。ただし、以下では、理事会以降の三洋電機(株)ソニー(株)理事の交代を含めて記す。

平成17年8月1日現在  
(順不同、敬称略)

#### 理事長

伊藤 達 株式会社ルネサステクノロジ  
代表取締役 社長&CEO

#### 理事・所長

前口 賢二 半導体産業研究所 所長

#### 理事

小野 敏彦 富士通株式会社 取締役専務

西嶋 修 松下電器産業株式会社  
半導体社 副社長

戸坂 馨 NECエレクトロニクス株式会社  
代表取締役社長

北林 宥憲 沖電気工業株式会社  
シリコンマニュファクチャリングカンパニー  
プレジデント

疋田 純一 ローム株式会社 常務取締役

田端 輝夫 三洋電機株式会社 常務執行役員  
部品デバイスグループ 半導体カンパニー  
社長

大月 康正 セイコーエプソン株式会社 常務取締役  
半導体事業部長

貫井 孝 シャープ株式会社 取締役 IC事業本部長  
眞鍋 研司 ソニー株式会社 コーポレート・エグゼクティブ  
EVP

セミコンダクタソリューションズネットワーク  
カンパニーNCプレジデント

室町 正志 株式会社東芝 執行役常務

金子 和夫 セミコンダクター社 社長

社団法人電子情報技術産業協会 専務理事

#### 監事

小笠原一晃 社団法人電子情報技術産業協会 常務理事

## 平成16年度事業報告

あすかプロジェクト終了後の2006年度以降における業界共同コンソーシアム活動のあるべき姿の再検討と具体的な提言を行うことを目的に、2004年6月、第2次SNCCの基本案を作成したあと、2004年度はその具体的な実行のための準備案を検討・提案した。

個別テーマ研究では3つのプロジェクトにおいて、5件のテーマを推進した。

### 1. 第2次SNCC実行計画策定

- ・2004年6月に第2次SNCC報告書をまとめたあと、その提言を実行に移すための準備計画を検討するために、SIRIJ所長のもとに、「つくばR&Dセンター準備委員会」と「STARC新プログラム準備委員会」を発足させ、活動してきた。以下に主な提案骨子を示す。
- ・日本の半導体プロセスの産学官の活動拠点としての「つくばR&Dセンター」をおき、そこで新Selete（仮称）とMIRAIとがより強く連携できるようにするための研究開発マネジメントの仕組みを作る。
- ・新Seleteにおいては、2006/4以降に先端コアプログラムを開始し、hp45以降の共通先端技術実用化開発を行う。FEP/BEP、EUVのリソ・マスク技術が主たる対象となる。  
共通コアプログラムとしてはスーパークリーンルームの維持及びTCADを実施する。
- ・STARCにおける計画では、共通コアプログラムとして従来からの大学との共同研究とSoC設計教育の強化を進める。  
先端コアプログラムとしては製造性考慮最適化設計技術DFM（Design for Manufacturing）を中核とした共通設計基盤技術を目指す。さらに選択プログラムでは、「高位設計」と「テスト故障解析」の2テーマから始め、さらにその先の展開を図る。

### 2. ATLAS

#### —半導体技術の発展促進に関する研究—

- 1) 「アプリから見たSoC上流設計の課題解決に向けた仕組みづくり」
- ・SoCを設計するうえで上流の開発負担が急激に増加していて、この分野の共通技術基盤の課題解決が求められる。この課題に対して2通りのアプローチを想定している。
- ・アプリケーション技術ロードマップ（ATRM）はMEDEA+に実績があるがこれを日本版として採り上げたい。NEDOやJEITAのシステム部門・セット部門の有識者と手を組んでWG方式で進めることを提言する。
- ・アプリケーション視点からのSoC設計技術の課題検討の結果、上流設計の領域で48件の課題を洗い出し、特に重要な設計技術（EDA・設計手法）やシステム設計のためのプラットフォーム構築の必要性を明らかにし

た。

#### 2) 「Emerging技術の調査研究」

- ・海外の主要半導体メーカー6社、海外コンソーシアム、国内メーカーのEmergingデバイス技術やナノエレクトロニクスへの取り組み動向を調査した。
  - ・海外で2001年くらいから論文数は急増している。大学委託テーマと自力研究テーマをはっきり区分けしている。
  - ・Non Classical CMOS技術が当面の最重要課題である。
  - ・薄膜3次元積層技術・フローティングドットメモリ・バイオチップなどは日本がいつそう注力してよい技術である。
  - ・つくばR&Dセンターにおける産官学協力の仕組みつくりと運用は重要課題である。
  - ・府省連携による国資金の戦略的・競争的な投入の仕組みが欠かせない。
- #### 3) 「EDAはこのままでいいのか？」
- ・日本のEDAツールはほとんど（90%以上）が米国製であり、このままでは日本のSoC設計技術力の制約になりうる。そこでEDA開発経験者・大学関係者・SoC設計技術者の意見から「制約」の主要な項目を整理した。
  - ・たとえば「市販ツールゆえ先端プロセスには追従できない」、「日本にR&D拠点がなくて日本側要求は後回しにされる」、「EDAが米国の通商上の政治的武器になりうる」、「費用負担の高騰を免れない」など。
  - ・RTLよりも上流の開発ツールやDFMを取り込んだツール等、日本の強みを生かした国産開発を提言したい。

### 3. BASIS

#### —半導体産業の活性化と情報産業への

#### 貢献に関する研究—

- 1) 「微小センサーネットワークによる最先端半導体応用市場の調査研究」
- ・センサーネットワークとはセンサーノードが互いに検知したデータを無線で伝えて、空間的広がり全体状況を把握するシステムである。
- ・そのデータを使って、産業・家庭・建造物管理・環境・農業・軍事などに役立てることを目指している。
- ・2003年の市場は\$150M程度であるが、2010年には\$7Bになるという見通しを出している調査会社もある。
- ・米国では軍事研究から始まったが急速に民生利用の試みも広がりベンチャー企業の数も増加中である。欧州では大学や研究機関が熱心であり、ECの後押しを受けている。日本は大学での研究が主である。
- ・米国先進企業の市場開拓動向や通信技術標準化を先行指標としてウォッチし続けるべきである。
- ・センサーネットワークは省エネに直接寄与する可能性があり、それがアピール力になりうる。

### 4. Cプロジェクト

#### —半導体産業の国際協力に関する研究—

- 1) 「国立大学独立法人化の産業界への影響とその対応策」
- ・2004/4の国立大学の独立法人化に伴い、それが産側、

特に共同研究における知財権の扱いに着目して、その影響に対して産がいかに対応するのが望ましいか提言する。

- ・各種調査・ヒヤリングによって、共同研究の件数や金額の広がりが見らくなった。小額の奨学寄附金が件数は多い。
- ・大学が求める「不実施補償」（大学は特許を商業目的に使えないのだからそれを使って収益を上げる企業から補償を得たい）に対して、産側は。
- ・不実施補償については現実的で柔軟な対応をしてゆべきである。共同研究時の情報管理（学生院生含め）はもっと厳密にすべきである。

## 平成17年度事業計画

### 1. グランドデザイン策定

「日本半導体産業のグランドデザイン

－10年後に向けたビジョンと提言の策定－」

#### (1) 問題意識と策定の目的

現在の半導体産業には『先端技術開発の難易度の急激な上昇』『SoCを中心とした設計開発コストの急騰』『先端プロセス投資の巨額化』『応用市場のダイナミックな変化』『中国・東アジア地域への急速な市場シフト』『Fabless、Foundryの存在の巨大化』など多様な構造的変化が生じてきており、それにともない我が国半導体産業に多くの課題が発生してきている。今回10年後を睨んだグランドデザインを策定することで、今後半導体産業において予想される急激で大規模な構造変化に対応する指針を提言として示す。

#### (2) 構成と概要

##### ①日本半導体産業の現状認識の明確化

半導体産業の歴史を経営面も含めて出来るだけ定量的に把握分析するとともに他産業との比較により、半導体産業の特徴と産業発展過程における現在の位置を明確にする。

##### ②10年後の経済・社会と半導体の位置づけ

10年後の世界と日本の経済・社会の状況を想定し、その中で電子・電機産業の果たす役割を予測するとともに、それを支える半導体の姿を技術・市場の両面から出来るだけ定量的に描く。

##### ③10年後の日本半導体産業の姿

10年後の日本半導体産業の期待される姿を明示するとともに、実現の為に前提となる諸条件を分析・検討し、予測される将来像を複数提示する。

##### ④提言とアクションアイテムの明示

期待される姿を実現する為の必要条件をまとめ実行に向けてのアクションアイテムを明示する。

##### ⑤ローリング作業の実施

今回策定する内容を毎年ローリングすることで実行のフォローと内容の更新及び充実を図る。

#### (3) 策定のスタンス

#### ①経営・ビジネス面からの検討

「技術面」中心ではなく、「経営・ビジネス面」にフォーカスした検討を行う。

#### ②自立的な提言

半導体業界および個別企業の採るべきアクションの提言に注力する。

官・学に向けて単なる要求ではなく業界自らのアクションとセットとなった提言を行なう。

#### ③実効性への拘り

具体性と実現性をもった提言を行ない、アクションプランを明示する。

アクションの実効性を継続的にフォローし、毎年のローリングによりPDCAサイクルを廻していく。

## 2. ATLAS

### —半導体技術の発展に関する調査研究—

「アプリから見たSoC上流設計の課題解決に向けた仕組みづくり」

(1) このテーマに関わる活動のうち「ATRMの作成手法」については、作成体制の検討と構築の案をまとめる。連携協力する相手候補として、NEDOまたはJEITAを想定している。場合によってはSTARCにおいての検討をお願いするケースもあると考える。

(2) 第2点としてSoC設計課題の検討があり、WGの継続設置によって上流工数の定量的分析手法や課題別対応方法の検討をする。

その結果を踏まえて、設計技術強化策として、EDAツール／設計環境／設計手法を検討してSNCC2の強化を目指す。

その後、応用分野対応のSoC開発用プラットフォーム構築の案をまとめる。

## 3. 第2次SNCC実行計画

(1) 新Selete（半導体先端テクノロジーズ社）準備室と連携して、次のような項目を検討し、推進する。

- ・新Seleteへの移行手続き（基本協定書や定款など見直し、各種契約、2006年度予算）をまとめる。
- ・知財に関して、材料・装置・マスクメーカーとの合意をまとめる。
- ・さらに、2006年度からスムーズに研究開発が行えるための諸条件（これまでの成果の技術移管、研究員の人員計画、選択プログラムの検討）を整える。

(2) つくばR&Dセンター準備委員会を継続して、次のような案件を進める。

- ・つくば半導体R&Dプロジェクトリーダー体制の確立を支援する。
- ・つくば半導体R&D協議会の構成法・運営法を検討する。
- ・つくばにおける産学連携（大学分室の設置（案）、大学とのネットワーク、文科省プロジェクトのつくばでの実施）を検討する。

## <第2次SNCC実行準備>

— 6 —

とが求められた。2006年度以降のSeleteについての具体的な提案を以下に示す。(図2-2)

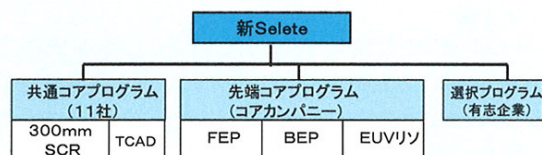


図2-2：新Seleteのプログラム

あすかプロジェクトの終了する2006年4月以降、Seleteの後継となる新Selete(仮称)は、コアカンパニー制に移行し、2006~2010年度に新たなプログラムを開始する。

新Seleteでは、株主メンバーの内新たに開始する「先端コアプログラム」のすべてに参加するメンバーをAカンパニーとし、Aカンパニーだけで新Seleteの株式の過半数を保持するなど、新Seleteの経営でAカンパニーが主導権を持つ(コアカンパニー制)。

先端コアプログラムは、hp45nm以降の共通先端コア技術の実用化開発プロジェクトとして定義づけられ、テーマ候補として、Metal-G/High-kを中心としたFEPプロジェクト、Low-kを中心としたBEPプロジェクト、ArF液浸に続く次世代リソグラフィと期待されるEUVのリソ・マスクプロジェクトがある。先端コアプログラムには、コアカンパニーを中心とするデバイスメーカー、装置メーカー、マスクメーカーなどが参加する。

hp45nm/hp32nmを対象とするFEP/BEP実用化プロジェクトは、2005年度までのSeleteやMIRAIプロジェクトのhp45の成果をバックグラウンドの主要候補技術として行う。FEP/BEP開発では、ターゲットデバイスをローパワーデバイス(LSTP、LOP)に置き、FEPではMetal-Gとの組み合わせを前提としたHigh-k材料とMetal材料、BEP開発ではLow-k/Cu配線材料、それぞれに対する絞込みとプロセスのスクリーニングを行う。また300mmラインでのモジュール検証も一部行う。

EUVリソ・マスクプロジェクトは、EUVAでの装置開発成果を活用し、また世界トップレベルの関連技術の揃った日本の強みを活かすことで、リソグラフィ・マスク・関連装置材料メーカーとインテグレーションを強みとするデバイスメーカーとが強力に連携し、世界に先駆けてhp45nm/hp32nm適用のEUVリソグラフィ・マスク技術開発を行う。

新Seleteでは、従来のSeleteの株主11社が引き続き株主として、つくばのスーパークリーンルーム運営費のベース費用負担を担い、新Seleteのインフラの維持とTCADフレームワークなどの共通コアプログラムを実施する。

新Seleteは先端コアプログラム以外に、デバイスメ

ーカークおよび装置・材料メーカーなどの有志企業がフレキシブルに行うことができる選択プログラムも今後計画する。

新SeleteはMIRAIプロジェクトとの連携を推進するとともに、CMOS技術の限界を突破する革新的な技術開発、新しいコンセプトによる配線技術開発などのエマージング技術開発を、関連する公的研究機関および大学と国の支援を得て共同研究開発したいと考えている。図3に2006年以降のプロセス技術課題を示す。CMOSスケール技術については、先端コアプログラムとして検討したが、図3のエマージング技術について早期に着手すべきテーマについて検討を行っている。三次元構造などのノンクラシカルCMOS技術、カーボンナノチューブなどの配線技術、ばらつきへの対応技術などが候補としてあがっている。

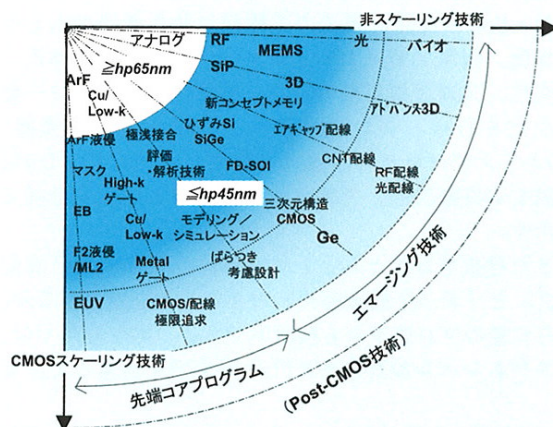


図3：2006年以降(hp45nmノード以降)のプロセス技術課題

#### 4. STARC新プログラム

STARCは日本における設計技術開発の産学官連携の拠点として、ニーズの多様性と技術の先進性に対応するため、あすかプロジェクトの成果を継承しつつ2006~2010年度に新たなプログラムを開始する。(図2-3)

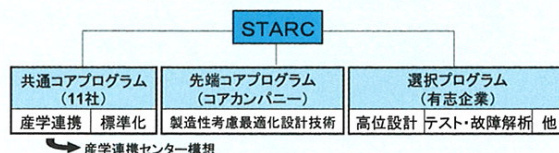


図2-3：STARCの新プログラム

STARCの株主11社が参加する「共通コアプログラム」、11社の支援の下にコアカンパニーが主導する「先端コアプログラム」、有志企業が参加する「選択プログ

ラム」に分けた運営を行う。

共通コアプログラムとして従来から進めてきた大学との共同研究とSoC設計教育の継続強化、および一部技術の標準化を行う。大学との共同研究では、従来からの提案応募型のスキームに加えて、テーマ発掘型や大学間連携などの新スキームを導入する。さらに成果活用のための技術移転、人材交流や人材育成にも注力する。SoC設計教育では、対象大学の拡大とともに企業向けのMOT教育も開始する。またつくばR&Dセンターの場の活用を前提としたつくばでの産学連携の検討と合わせて、産業界としての「産学連携センター」の検討を進めていく。

先端コアプログラムとして、DFM (Design for Manufacturing) を中核とした、次世代SoCの設計・製造の全体最適化を実現する共通設計基盤技術を開発する。このプログラムには一部国の支援を期待する。65nm～32nm SoC開発に関わるプロセス・ライブラリ設計・SoC製品設計製造の工程間に跨る課題抽出とモデル化、情報・データ・インターフェースの標準化・共有化、共通評価基準の設定、最適化ワークフロー開発などを行う。プロセス部門、大学など関連機関、EDAベンダーなどとの協力・連携により行う。DFMに関する技術課題と先端コアプログラムの概要を図4に示す。

また選択プログラムとして、2006年度からは「高位設計」と「テスト故障解析」の2テーマを実施するが、さらに他のプログラムも検討中である。高位設計では、システムレベル設計からRTL生成までを対象とし、既

存EDAツールを用いた自動化とメソッドロジ構築を行う。テスト・故障解析では、次世代プロセス対応テスト技術開発、標準準拠のテスト環境構築などを行う。

## 5. まとめ

2006年度から開始するつくばR&DセンターとSTARCにおける新規プロジェクトの計画の具体化を提案した。今後は各コンソーシアムにおいて計画の詳細化が行われる予定。

各社のビジネスに基づく多様なニーズへの対応と、日本の国際競争力確保のための最先端共通技術基盤作りを合わせて実現できる仕組みを提案できたと考えている。

各社においてもコンソーシアムの個々の成果を活用することはもとより、各社のビジネスモデルが違ふことは、かえって共通技術基盤をより相互に活用できる機会ととらえられる。選択プログラム等の企業間連携によるコンソーシアムの積極的活用がより進むように提案していきたい。各社が得意分野ヘリソースを集中し、得意分野でのNo.1 ビジネスをワールドワイドに展開し、日本の半導体産業が発展していくことに対し貢献できることが、第2次SNCC具体化及び今後のコンソーシアムの目指すべきところと考える。

JEITA：(社) 電子情報技術産業協会

Selete：(株) 半導体先端テクノロジーズ

STARC：(株) 半導体理工学研究センター

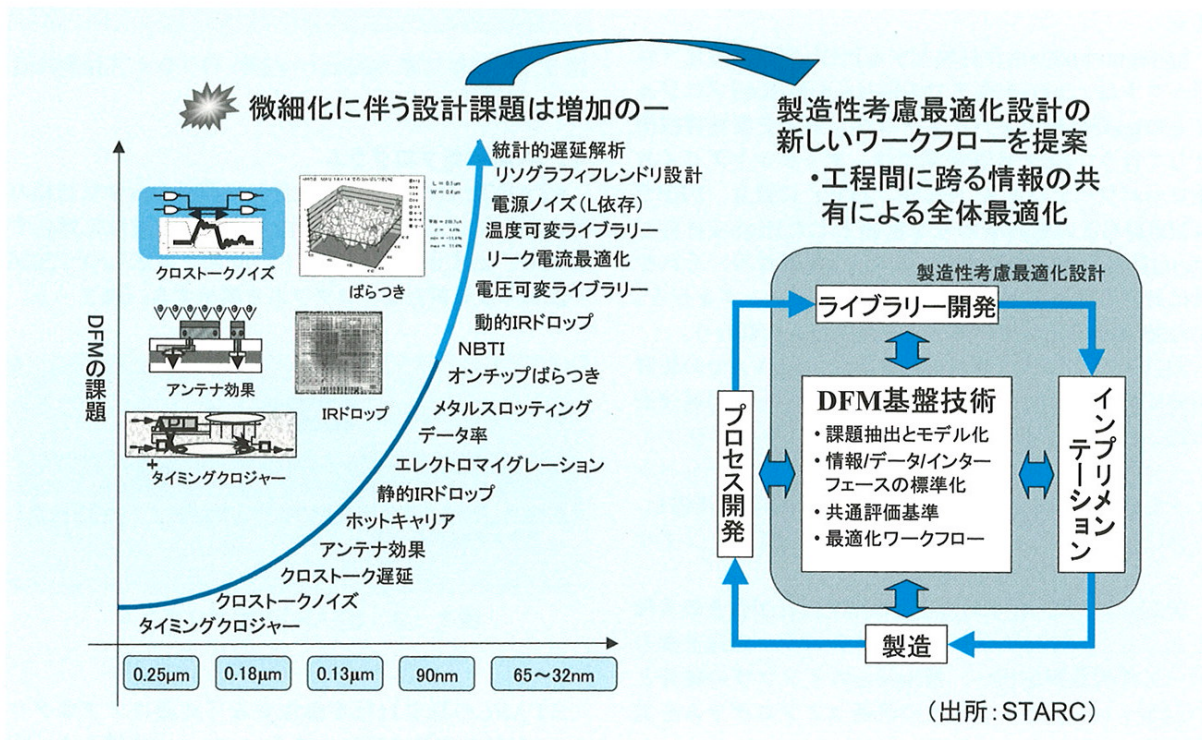


図4：設計技術課題と先端コアプログラムの概要

## <ATLASプロジェクト>

### テーマ1：アプリケーションから見たSoC上流設計の課題解決にむけた仕組みづくり

#### 1. 背景・目的

SoCの開発における下流設計（RTL決定からレイアウトまで）および製造技術（プロセス技術）については、従来より効率的な開発を目指した共同開発活動が行われてきた。一方、SoCの上流設計（システム仕様設計からRTL決定まで）については、セット部門のノウハウと緊密に関係するため、その大部分が差別化領域と考えられていた。ところが昨今では、SoCの大規模化が著しく進み、SoC開発における上流設計の開発期間や開発費用の急激な増加が大きな問題となりつつある。そのため、今までは聖域と考えられてきた上流設計工程を分析し、本来の差別化領域と将来は共通になると予想される領域（共通技術基盤）とに分けて考える必要がある（図1参照）。共通領域については、アライアンスや共同開発などによる効率的な開発を検討することが必要である。共通領域の共同開発が可能となれば、SoC開発全体の開発生産性を大幅に向上でき、各社とも高い優位性を持つ技術に集中することができ、今後の日本半導体の技術レベルの底上げと競争力を強化することができる。

#### 2. 取り組みの概要

将来共通になると予想される上流設計の技術について具体化したものを図2に示す。本図では、将来も差別化されるべき技術領域、将来は共通化が進むと推測される技術領域、既に共通である技術領域の3つに分類されている。本年度の調査研究テーマとしては、将来共通化が進むと思われる技術領域で、以下の2つのテーマを取り上げた。図2にはこれらのテーマの位置付けを示す。

テーマ①：アプリケーション技術ロードマップ(ATRM)の作成手法の検討

欧州MEDEA+のATRMを参考に、日本版のATRMの作成手法および対応組織などについて検討を行った。

テーマ②：アプリ視点からのSoC設計技術の課題検討

アプリから見たSoC設計課題を洗い出し、重要課題の絞込み、および、課題解決に向けた方法や仕組みなどを検討した。また、SNCC2のSTARC新プログラムの高位設計との関係も明確にした。

これらの2つのテーマについては、それぞれWGを組織して、それぞれ10回以上の会議を開催して検討を実施した。以下、それぞれのテーマ内容について説明する。

#### 3. ATRM作成手法の検討

ATRMに関しては、この分野の先駆者である欧州のMEDEA+のATRMについて、WG委員が分担して調査

し、その内容把握を行い、日本版を検討するうえでの参考とした。また、本WGでは、MEDEA+ ATRM日本語翻訳版を監修・編集を行い、メンバ各社に配布し好評を得た。

日本向けのATRMの作成手法の検討に関しては、その目的の明確化、国/セット/半導体のそれぞれの立場でATRMの意義の共有化、作成すべきATRMの対象分野の洗い出し（図3参照）。ATRMが対象とするアプリケーション技術については、開発の短期的な視点（3年以内）は競争領域に入る場合もあるため、長期的な視点に立って、超先行投資（5年～10年先の技術への投資）が必要と考えられる技術を対象とする。ATRMの作成については、セット/半導体の両者の参画が不可欠であり、そのための新手法（作成手順）を提案した。また、ATRMの構成方法としても新しい構成方法（図4参照）を提案した。

提言：ATRMの作成については、長期的な視点での検討が必要であるため、国プロとの連携を鑑みて、NEDOまたはJEITAにて、セットおよび半導体からの有識者を結集し、継続した検討および作成を行うための組織（委員会、WGなど）の設置が必要である。

#### 4. (アプリケーション視点からの) SoC設計課題の検討

従来は、半導体の物理設計の視点でSoC設計の課題が頻繁に取り上げられているが、アプリケーション（システム側）からの視点で設計課題が取り上げられることは少なかった。

本テーマでは、アプリケーションの視点からSoC上流設計の課題をWGの各委員が分担して調査し、48件の課題が洗い出された。これらを整理して設計課題マップ上に分類すると、図5のように示される。図中、①～④の番号が付与されて部分に課題が集中しており、これらの大きな課題への対応が要望されている。①、②、③の課題解決のためには、設計技術（EDAや設計手法など）の強化・改良が必要であり、④の課題解決のためには、システムレベルでのプラットフォーム構築が必要であると言える。

図6には、設計効率向上のシナリオが示されている。設計技術が現状のままでは、2010年までにSoC開発やプラットフォームの単独構築に要する開発工数（開発リソースの投資）が限界に達し、両者とも破綻をきたすと推測され、このままでは、日本のSoCの将来はない。これらの課題解決のためには、設計効率をドラスティックに改良する施策を早急に打つことが必要である。

提言：これらの課題解決のためには、第1の施策とし

て、「設計技術の強化・改良」が不可欠であり、さらに第2の施策として、「SoCプラットフォーム構築」が必要となる。これらの施策を実現することにより、日本半導体は世界に先駆け技術的な優位性を手に入れ、さ

らにそれを継続して進化させることにより、大きく繁栄することが可能となる。このためには、現在、計画の具体化を進めているSNCC2の拡大あるいは新プログラムの設置が必要である。

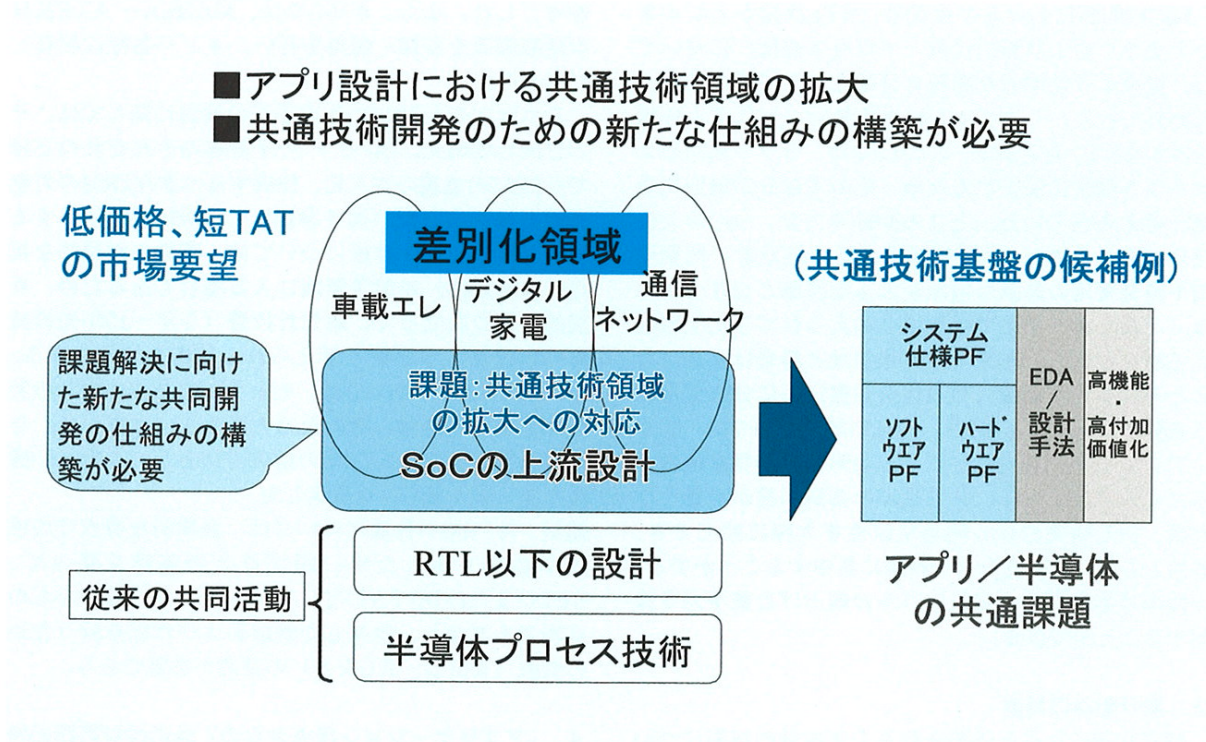


図1：共通技術領域の拡大

## 将来、共通になる可能性が高い領域を調査研究の対象とする

### ◇差別化領域

- ・製品(アプリケーション)ロードマップ
- ・アプリケーション特有のIP
- ・アプリケーションソフトウェア
- ・EDAツールのカスタマイズ、アプリ(製品)限定の特殊ツール

### ◇将来共通になりうる領域 → 「調査研究テーマ」

(従来は差別化領域)

- ・アプリケーション技術ロードマップ(ATRM)
- ・アプリ分野対応の基本プラットフォーム
  - ー分野対応ソフトウェアプラットフォーム
  - ー分野対応ハードウェアプラットフォーム
- ・組込プロセッサ+基本ソフトウェア+分野対応基本ハードウェアIP
- ・アプリ分野対応の基本IP (基本ハードウェアIP、基本ソフトウェアIP)
- ・組込プロセッサ、バス、基本ソフトウェア (RTOS、コンパイラ)
- ・アプリ分野対応の基本設計手法
- ・EDAツール、および、設計システム
- ・システムレベル低消費電力化
- ・リコンフィギュラブルSoC技術
- ・マルチプロセッサ対応の設計技術 (当初はヘテロジニアス、将来はパラレル)

テーマ①

テーマ②

プラットフォーム

EDA/設計手法

高付加価値化

難

共通化

易

### ◇共通領域

- ・一部のEDAツール
- ・一部のプロセッサ(例. ARM??)

図2：共通技術の候補

- 日本の特長となり、かつ、半導体市場拡大に関連が深いものにフォーカスする
- さらに、分野内の対象を掘り下げ、以下の分野を候補(案)とした。
- ⑥、⑦については、単独の応用分野ではなく、①～⑤の各分野内に分けられる

#### ① 車載

ITSまで含めると広過ぎるため、半導体に関わるものにフォーカスすべき。  
ハードウェア、ソフトウェア、共有プラットフォーム、レーダ(センサ)など。

#### ② モバイル情報家電

情報家電をモバイル情報家電とAV情報家電にわけると。携帯電話やPDAはモバイル情報家電に含める。ホームネットワークや自動翻訳についてもモバイル情報家電に含める。

#### ③ AV情報家電

据え置き型(家庭用、オフィス用)の情報家電。

#### ④ 健康・医療

医療用エレクトロニクスは幅が広いが、半導体のターゲットは量が出る医療用PDA(端末)か？  
介護用や高齢者用などにも量が出るものを探す必要がある。

#### ⑤ デジタル放送

基幹系、ネットワーク系は量の出るものは少ない。半導体としてはデジタルTV(端末)を狙うべき。  
TV用プラットフォームの共通化などが必要。この分野は、中国、欧米に対して優位性を持つ。

#### ⑥ ロボット

何を対象とするかでロボットの機能や性能が全く異なる。半導体のターゲットは量が出るホームロボット(掃除ロボット、白物家電などの家事ロボットなど)か？ 10年で価格が数10万円になるので、数が出る見込み。OSやIPの共通化が必要。

#### ⑦ 組込みマルチプロセッサ

応用分野ごとに検討する必要がある。Multi-Proc用のOSの検討も要。

図3：ATRM対象の応用分野

|                     |                            |                      |                   |                                 |                                         |                    |                                                      |          |
|---------------------|----------------------------|----------------------|-------------------|---------------------------------|-----------------------------------------|--------------------|------------------------------------------------------|----------|
| サービス<br>コンテンツ       | e-Learning<br>地域情報<br>サービス | e-Education<br>eコマース | 電子政府<br>電子自治体     | Broadcasting<br>VoD             | Location<br>Based Service               | 介護サービス<br>GIS      |                                                      |          |
| サービス<br>インフラ        | CDN                        | 電子認証                 | ISP               | IDC                             | 課金・決済                                   | ITS<br>GPS         |                                                      |          |
| ネット<br>ワーク          | Core                       | All Photonic Network |                   |                                 | WDM                                     |                    |                                                      |          |
|                     | Metro                      | SONET/SDH            |                   |                                 | RPR                                     | GFP                |                                                      |          |
|                     | Access                     | FTTH/C               | xDSL              | PLC                             | FWA                                     | G-Ether            | 3/3.5G Network<br>4G Network                         |          |
| アプライ<br>アンス<br>構成要素 | Gateway                    | Home GW              | MODEM             |                                 | Cellular Phone                          |                    |                                                      |          |
|                     | LAN/PAN                    | PLC                  | Ether             | 1394                            | Wi-Fi                                   | UWB                | MOST<br>UWB<br>BAN<br>FlexRay<br>Bluetooth<br>ZigBee |          |
|                     | Enc/Dec                    | MPEG-2               |                   | DIVx                            | WMA                                     |                    |                                                      |          |
|                     | Display                    | LCD                  | PDP               | OLED                            | SED                                     | HMD<br>3D display  | LCD<br>OLED<br>FED<br>ePaper                         |          |
|                     | Storage                    | HDD                  | BD/HDDVD          |                                 | Flash Memory<br>HDD                     | FeRAM<br>MRAM      | ホログラムメモリ<br>RRAM                                     |          |
|                     | Sensor                     | CCD                  | CMOSセンサ           |                                 | においセンサ                                  | 加速度センサ             | μ TAS<br>内視鏡<br>超音波                                  |          |
|                     | Drive                      |                      |                   |                                 |                                         |                    | アクチュエータ                                              | サーボ      |
|                     | HMI                        | Voice Recog.<br>文字認識 |                   | Image Recog.<br>顔認識             | Voice Recog.                            |                    |                                                      |          |
|                     | Energy<br>Source           | 太陽電池                 |                   | コジェネ                            | 燃料電池                                    |                    |                                                      |          |
|                     | Processor / OS             | メディアプロセッサ            | 64b MPU           | ネットワークプロセッサ                     | Linux Itron OSEK                        |                    | RISC                                                 |          |
| アプライアンス             | Home Server<br>DTV/3D TV   | Home PC<br>家事ロボット    | パワーアシスト<br>娯楽ロボット | Wearable PC<br>Car Navi.        | Cellular Phone<br>Portable media player | MRI<br>介護ロボット      | CT<br>手術ロボット                                         | 体内自走ロボット |
| 応用分野                | Home / Office<br>(AV情報家電)  |                      |                   | Mobile / CAR<br>(モバイル情報家電 / 車載) |                                         | Medical<br>(健康・医療) |                                                      |          |

図4：ATRMの構成(例)

| <システムレベル<br>設計の各工程>                | コンテンツ<br><IP、HW<br>アーキテクチャ> | プラットフォーム(PF)<br><モデル、言語、ガイドライン、DB>       | EDA・<br>設計手法 | 高付加価値化・<br>標準化・その他 |
|------------------------------------|-----------------------------|------------------------------------------|--------------|--------------------|
| 要求仕様定義                             |                             | 要求仕様定義用-PF<br>1件                         | 1件           |                    |
| システム(機能)<br>設計                     |                             | システム設計用-PF<br>8件 ④                       | 5件 ①         | 2件                 |
| アーキテクチャ<br>設計                      | 2件                          | 1件<br>ソフトウェア-PF<br>3件<br>ハードウェア-PF<br>3件 | 11件 ②        | 3件                 |
| ソフトウェア設計<br>/RTL設計<br>n件:課題<br>の件数 |                             | 1件<br>2件                                 | 4件 ③         | 1件<br>2件           |
| RTL決定～<br>レイアウト設計                  |                             |                                          | SNCC2対応範囲    |                    |

(\*)：STARC新プログラム・選択プログラム(高位設計)

図5：アプリから見たSoC設計課題マップ

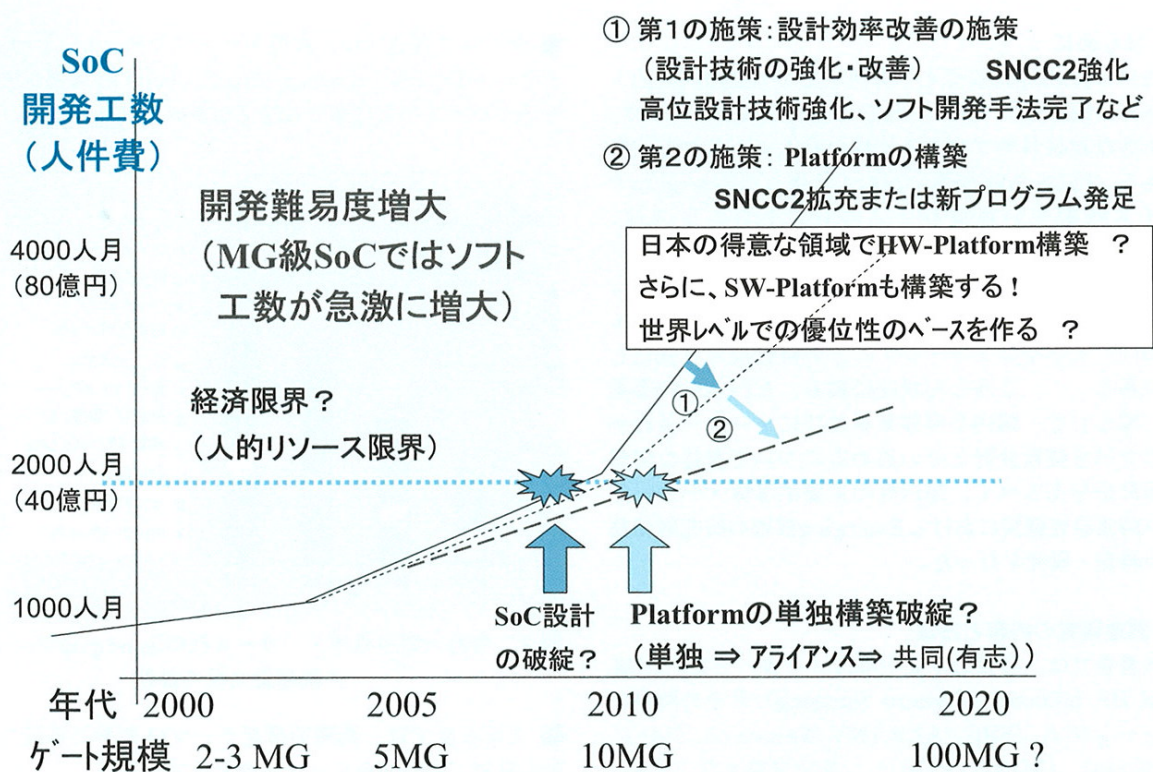


図6：設計効率化のシナリオ

## テーマ2：Emerging技術の調査・研究

### 1. はじめに

従来のScalingに基づく半導体産業の発展は技術的・経済的に飽和しつつあり、更なる進展を図るためには、革新的な新材料やプロセス技術の導入が不可欠な状況である。ITRS 2003年版に初めて登場したEmergingデバイス技術やいわゆるナノエレクトロニクスは、Scalingの延命若しくはそれに代わるキー・テクノロジーとして期待されており、海外主要半導体メーカーは、これらの研究開発を効率的且つスピーディーに進めるために、大学やコンソーシアムとの研究協力を強化しつつある。こうした状況に鑑み、ATLAS-PJ事業の一環として、国内半導体業界並びにメーカー各社が注力すべき技術分野とその進め方について有益な情報と指針を与えるべく、国内外の主要半導体メーカーとその関連研究機関におけるEmerging技術の研究開発動向の調査・研究を行った。

### 2. 調査研究の内容と方法

本調査では、海外の主要半導体メーカー6社（IBM, Intel, HP, Infineon, ST Micro, Samsung）とその関連コンソーシアム（SRC, ALBANY Nanotech, IMEC, CEA-Leti（MINATECH））、及び主要大学（CALTECH, UCLA, Stanford）におけるEmerging技術の注力テーマ、研究開発体制、共同研究状況を調べた。調査は、文献データベース検索と各研究機関のキーパーソンからのヒアリングを中心に実施した。更に国内大手半導体（電機）メーカー5社（後掲）における取り組みとの比較を行った。

### 3. 海外主要半導体メーカー／コンソーシアムにおけるEmerging技術への取り組み

■ 海外半導体メーカー6社（IBM, Intel, HP, Infineon, ST Micro, Samsung）のEmerging技術関連論文総数は、2001年以降急増中であり、デバイスとその要素技術・材料関連が多い（図1）。

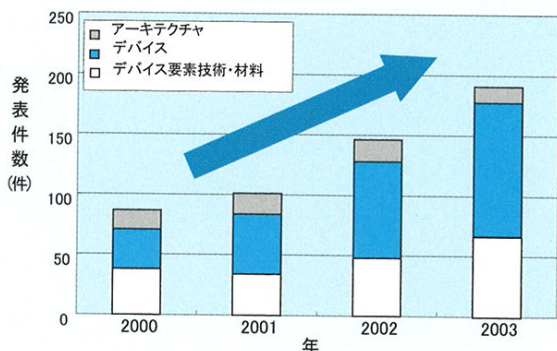


図1：海外主要6社のエマージング技術関連論文の内訳と推移（総数）

■ デバイス関連では、有機トランジスタ（Tr.）、マルチゲートTr.、CNT（Carbon Nano Tube）Tr.、スピンTr.、分子デバイスなどに関する論文が多い（図2）。

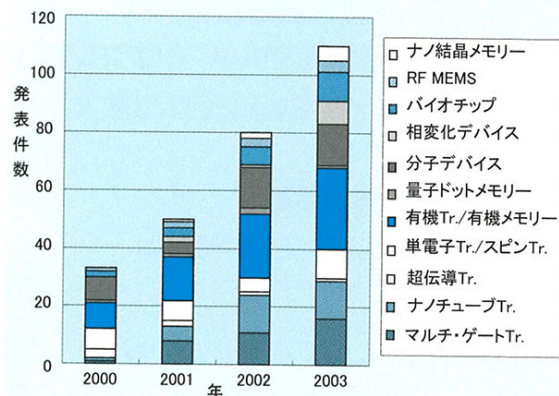


図2：海外主要半導体メーカー6社のEmergingデバイス関連論文数の推移

■ 上記6社では、長期的研究テーマは大学に委託し、自らは短・中期的なテーマに専念している。

■ 欧米では、MINATECH, IMEC, ALBANY Nanotech, NRIなどの産・学・地方自治体の連携プログラムの下、分野横断的なR&Dのための人材育成、シーズとニーズの融合、技術移転プラットフォームの構築、地域の活性化などを推進中。

（NRI: The Nanoelectronics Research Initiative, 米）

■ 高価な研究設備を複数の研究機関で共有し、人材を産学官協同で育成するための仕組みが機能している（例 FP6: The EU 6th Framework Program for Researchの“Network of Excellence”, “Integrated Projects”, 英国の“Interdisciplinary Research Collaborations”, 米国のNNI など）。

■ 米SIA, SRCは研究開発の方向付け、産学連携推進、並びに350件に及ぶプロジェクトの研究の重複を避けるための調整役を果たし、その存在意義を高めている。

■ スケーリングの技術的な限界はhp22nm若しくはそれ以下、経済的な実用限界はより手前にあるとの見方が多い。

### 4. 国内大手半導体（電機）メーカーにおける取り組み

■ 国内メーカー5社（東芝、日立、NEC、富士通、三菱電機）のEmerging技術関連論文の総数は、2001年を除き毎年約200～250件と多く、海外主要6社の合計を常に上回っているが、急速に追いつかれつつある（図3）。

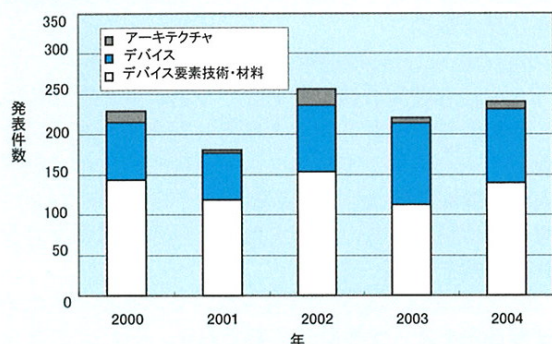


図3：国内5社のエマージング技術関連論文の内訳と推移

■ 国内5社（前記）は、海外メーカー（前記）に比べ、バイオチップ、単電子トランジスタ、超伝導トランジスタ、量子ドットメモリーの発表が抜きんで多い。

■ アーキテクチャの分野では、量子コンピューター関連が大半（6割以上）を占める。

■ デバイスでは、バイオチップが最も多く（全体の約1/4）、次いで有機トランジスタ、RF MEMS、分子デバイスが多い。

■ 要素技術・材料では、光インターコネクト技術が60%～80%を占め、次いで自己組織化、CNT配線が多い。

■ マルチ・ゲート、CNTトランジスタ関連は海外半導体メーカーに比べ少なく、相変化デバイス、ナノ結晶メモリーは圧倒的に少ない。

## 5. 国内外における Emerging 技術への取り組み—注目点—

■ 国内外の主要半導体メーカー各社は、CMOSの延命のための新材料（CNT、Geなど）や新構造（マルチ・ゲート、Fin-FETなど）を重点的に研究開発中。

■ アーキテクチャでは、異種デバイス（ロジック、メモリー、センサー、etc.）の薄膜化張り合わせによる三次元化積層技術（Die to Wafer, Wafer to Wafer）の研究開発が短・中期の実用化を目指して活発化している。

■ デバイス分野では、フローティング・ドット・メモリー、原子スイッチなどが有望視されており、中期的テーマとして日・米・欧などで研究開発が進行中。

## 6. 考察

### 【今後の技術展望】

■ Non-Classical CMOS技術の導入等により、スケーリングはhp22nm（2016年）あたりまで進む可能性があるが、製造コストの大幅上昇は避けがたい状況。

■ CMOSとの複合化技術では、発熱・CR遅延・信頼性問題を改善する新配線材料・技術として、CNTによるスルーホール埋め込み、SiPでの光配線の実用化が比

較的近未来に期待される。

■ 新材料・新構造技術の多くは、Self Align（自己整合）、Self Assembly（自己組織化）の可否が実用化の鍵になると思われ、今後最も注力すべき点である。

■ バイオチップやMEMSは、一般に単価が低くビジネスとして難しい面はあるが、医療診断、車載などでは将来の市場拡大が見込まれる。

### 【取り組みを強化すべきEmerging技術】

■ Non classical CMOS技術（マルチゲートTr., 歪Si, CNT Tr.など）：CMOS限界追求の要であり、当面の最重要課題。

■ 薄膜化3次元積層技術：2次元の高集積化の限界を打破し、異種デバイスを積層化する3次元アーキテクチャとして重要。日・米・欧などで短・中期テーマとして注力中。

■ フローティング・ドット・メモリー／相変化メモリー（OUM）：従来の（NOR型）Flashメモリーに比べ、集積度、高速性の点で飛躍的改善が期待される。

■ バイオチップ：アプリケーションが広く、将来の市場拡大余地が大きい。特に医療診断用は量的にも期待がもてる。パッケージングの低コスト化が今後の課題。

### 【産学官連携強化に向け産がなすべきこと】

■ 国内の大学及び旧国研と企業の研究協力は、大学の独法化以降増加傾向にあるが、多くは1対1のアライアンス型である。分野横断的研究開発のためのポイントであるシナジー効果を発揮するには、横の連携を強化すべき。

■ 大学に対する最先端プロセスやデバイスに関する研究の場と産側からの指導者の提供は、「活きた教育」・「活用される知識」を育むために重要。つくばR&Dセンターを中核とするEmerging技術の産官学協力の仕組み作りと、その効果的運用を推進すべき。

■ 出向者のコンソーシアム活動をキャリア・パスとするなど、半導体メーカー各社の人事評価制度の適正化を図ることが、優秀な若手研究者のコンソーシアムへの参加を促し、研究のモチベーションを高めるための第一歩。

### 【産官学連携強化に向けて国に期待すること】

■ 国の予算に見られる府省連携、産学連携強化の動きは評価すべきであるが、一部を除き、小規模の連携にとどまっており、ばらまきの傾向がある。府省連携を強化し、より戦略的・競争的な投資の仕組みを構築することが必要。

■ Emerging技術のR&Dでは、分野横断的で深い知識が求められる。優秀な人材確保は、先進各国が抱える共通課題であり、国内の人材育成強化と、世界の優秀な人材が集まる魅力ある“Center of Excellence”の構築を目指すべき。

■ 地域密着型産官学連携共同研究事業は、人材育成、雇用確保、プログラムの継続性などのメリットが見込

まれるが、横の連携を強化すべき。

## 7. 提言

### 【注力すべきEmerging技術】

■ 薄膜化貼り合わせ三次元集積、マルチゲート・トランジスタ、Ⅲ-V族・化合物チャネルトランジスタ、OUM (Ovonic Unified Memory)、MRAM：今後数年以内の実用化が見込まれる競争領域デバイス。

■ フローティング・ドット・メモリー、RRAM (Resistance RAM)、RFインターコネクト：早期実用化が期待される。

■ Siナノワイヤ・トランジスタ、ナノチューブ・トランジスタ、光インターコネクト：基礎研究フェーズの課題が残されており、中長期的テーマとして産官学協力の下に推進すべき。

■ バイオチップ、MEMS：新市場開拓の基盤になる技術。新規デバイスを生み出すには、薄膜材料やプロセスに関する膨大な物理的・化学的データやノウハウ

の蓄積が必要であり、緊密な産官学連携の下に推進すべき分野である。

### 【効率的なEmerging技術研究開発の仕組み構築】

■ Emerging技術の研究開発を効率的に進めるためには、各種新材料や新プロセス技術に関するデータの集積化と効率的活用が不可欠であり、国内の大学、独立法人研究機関に分散している膨大なデータ、ノウハウ、人材を一層活用するための実効的な産官学連携プログラムを構築すべき。

■ 産官学における研究の重複や抜け落ちを避けるための調整機能を持った機関が必要であり、産ではJEITA-JSIA, SIRIJがその役割を果たすべき。

■ 経産省の地域連携プロジェクト（地域クラスタ）は、産官学研究協力、人材育成、雇用創出、地域振興などの効果が期待できる。複数の有力な独立法人研究機関と大学、産の研究機関が活動するつくば地区の特性を活かし、つくばR&Dセンターを中核にした知的・地域クラスタを構築することを積極的に検討すべき。

## テーマ3：EDAはこのままでいいのか？

国内のEDA市場における海外製依存度は、図-1に示すように80%を超えており、しかもこの市場にはPCBの領域も含まれるので、ことSoCに限定すれば、その依存度は90数%になんなんとすることになる。また、海外製の中でも大半は米国製であるからして、9割方は米国製と云っても過言ではない。驚くべき寡占状態である。

そこで、このEDAツールにおける過度の米国製依存度が、将来長期的に見て、SoC設計技術力強化の面で、1) 何らかの『制約』とならないかをまず問い、その結果、対策を講ずる必要があれば、2) その『対策』を検討し、提言することが本調査・研究の目的である。

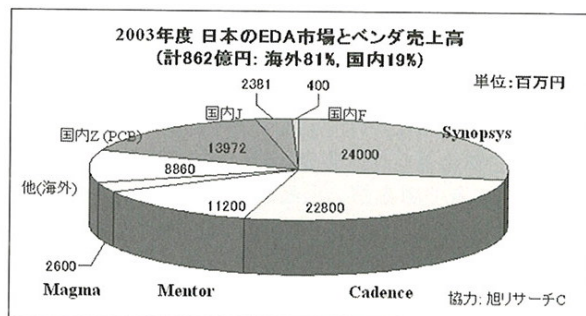


図-1：国内EDA市場

### 1. 国内外EDA技術開発活動の推移

米国を中心にEDA産業が成長し、EDAベンダの供給するツールが半ば業界標準となるに従い、コスト面や最新設計技術への対応という点で、独自ツールの開発は困難になって来た。国内IDMから見れば、EDAは相

対的に小さい市場であり、独自ツールを外販してEDAベンダと競争するメリットもなかった。IDM各社は、一部を除いて独自ツールの開発部門を限りなく縮小し、米国EDAベンダのツールを主に利用するようになった。

爾来、米国のEDA産業はさらに成長し、優秀なEDA研究者やEDA技術者は米国に集まり、当該研究開発も米国中心に進んで来たことは、EDA最大の国際学会であるDACの採択論文数を見れば明らかである。最近10年間の我が国からの発表は、多くて数件程度の採択数であることから、国内のEDA技術開発活動の衰退ぶりが明白である。

### 2. EDA開発経験者、大学EDA関係者へのヒアリング

EDA開発経験者や大学のEDA技術研究者等へ上のような現状を示しながら、この現状をどのように見るかのヒアリングを個別面談方式で実施した。大学人の中には、IDMでのEDA開発経験者も含まれる。

表-1にヒアリングにより得られた意見を整理する。総じて、EDAの現状に関して少なからず懸念を抱いており、将来業界がバックアップし、部分的にでも国産化されることにより、新しい国内製EDA技術を世界に発信出来ることを待望しているように感じた。

### 3. 各社SoC設計(技術)者へのアンケート調査

次に、SIRIJ会員各社の設計者へ2.のEDA開発経験者、大学関係者より得られた意見を提示しながら、アンケート調査を依頼し、全11社、計15名より回答頂いた。アンケートより分かったことは、

・LSIの仕様・ソフトも含めたソリューション・設計技

術が差別化要因であり、EDA自体の差別化への比重は小さい

- ・設計環境とツールは道具であり、どう使うか、どのような製品を開発するかは創意・工夫次第である等、必ずしもEDA開発側に緊急の対応を求めている訳ではないが、同時に表-3のような『制約』にも言及している。大半はEDA関係者と共通していた。

表-1: EDA開発経験者、大学関係者へのヒアリングから

| 項目           | 主な意見                                                                                                                                                                                                     |
|--------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 技術的な視点に基づく懸念 | <ul style="list-style-type: none"> <li>・最先端プロセスを以ってしても、設計ツールに律速される。</li> <li>・市販EDAは、米国要望優先のため、日本からの要望は後回し。</li> <li>・レファレンスフロー共同開発は、技術ノウハウ流出を覚悟すべし。</li> <li>・暗黙知をわきまえた技術者層が減少し、開発/評価技術力が低下。</li> </ul> |
| 経済的な視点に基づく懸念 | <ul style="list-style-type: none"> <li>・高いランニングコスト(使用料、購入・保守費)を、今後も継続的に払わざるを得ない。</li> <li>・自動論理合成された論理回路、あるいは自動配置配線プログラムにより生成されたレイアウトに対してロイヤリティを請求する可能性。</li> </ul>                                      |
| 政治的な視点に基づく懸念 | <ul style="list-style-type: none"> <li>・日本の半導体シェアが圧倒的になった場合には、知財権を盾に難しい圧力を掛けて来る可能性。</li> </ul>                                                                                                           |
| 人材的な視点に基づく懸念 | <ul style="list-style-type: none"> <li>・EDAを学んだ学生が企業で活かされない傾向が、学生の志向に影響し、EDAを学生が学ばなくなる懸念。EDA技術を持った学生がいなくなることは、設計技術力の低下に繋がる。</li> </ul>                                                                   |
| 戦略的な視点に基づく懸念 | <ul style="list-style-type: none"> <li>・中国、台湾、韓国、欧州においては、設計付加価値を高めるために、特色を持ったツールを戦略的に開発している。日本はこのままで良いのか?</li> </ul>                                                                                     |

表-2: 設計者へのアンケートより分かったSoC設計環境における現状EDAがもたらす様々な『制約』

|             |                                                                                                                                                                                                                                                         |
|-------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 技術的な視点からの制約 | <ul style="list-style-type: none"> <li>・市販ツールは、機能/品質面での不備とともに、一世代遅れのプロセス対応のため先端SoCを開発する上で自ずと限界がある</li> <li>・求めている仕様との不整合がままある上、必要な機能が必要な時期に使えない</li> <li>・米国にR&amp;D拠点があるため、日本のニーズの吸い上げ、対応が後回し</li> <li>・バグ対策、改良要求に対し、優先順位が米国主導で決められ、対応が遅れ勝ち</li> </ul> |
| 経済的な視点からの制約 | <ul style="list-style-type: none"> <li>・EDAツールの場合は優劣が決しやすく、評価の高いツールは価格が高騰する上、ソフトウェアに掛かる諸費用が、海外と比較して高価</li> </ul>                                                                                                                                        |
| その他         | <ul style="list-style-type: none"> <li>・このままでは、日本企業が設計をアジア地域に依存するようになるのは時間の問題</li> </ul>                                                                                                                                                                |

#### 4. 提案: EDAはこのままでいいのか? 否、良くない!

日本IDMがSoCビジネスにおいて、さらなる競争力を付けるためにEDA環境はどうあるべきかを、これまでの調査を踏まえて以下のように検討・考察・提案した。

##### 4・1 SNCC2における考え方

図-2に第2次SNCC計画(SNCC2)の中で示された考え方を示す。ここでの基本的な考え方は、『実用化推進のための業界トータル・コストダウン』を主目的とし、RTLより上流~DFMまでを捉え、海外製市販EDAの利用技術を高度化・効率化して行くことにある。(DFM = Design for Manufacturability) 本報告に従う提案に近いが、根幹を成すEDAソフトそのものは海外製(主に米国製)市販ツールに引き続き強く依存している。EDA技術力の継続性・発展性確保のために、必要な基本的EDAソフトの開発も国内で行うべき、という報告者との主張とはこの点で異なる。

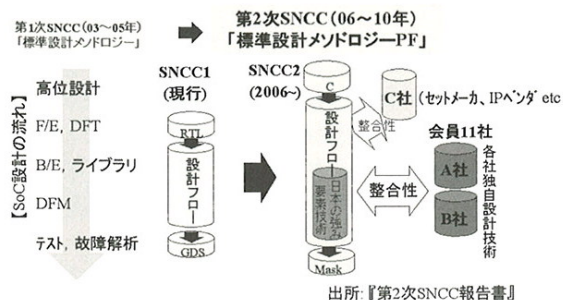


図-2: SNCC2で提案されている設計フロー

#### 4・2 フェーズ1 開発

図-3に本提案に従うフローを図示する。以下にそれぞれの機能についての各論を述べる。

##### ・RTLより上流のEDAの国産化:

国内外セトメーカからの様々なアプリに対応した専用上流EDAの実現は、トータルTATの短縮に多大に寄与し、SoC市場の拡大に繋がる。しかも、この上流領域においては、RTLにおける論理合成ツールのようなキラーツールが見当たらない。従って、国内有力メーカとの共同ワークにより、国産化のメリットを出すことが出来ると考える。

##### ・下流DFM技術の国産化:

先端プロセスにおけるバラつき対応は、日本IDMの強みとする要素技術が含まれ、この技術を制することがビジネスでの成功の主要な要素と成り得る。また、この技術の国産化は、先行開発による利益の追求のみならず、対外国で一定期間の『囲い込み』が可能となり価値が高い。

##### ・EDAのビジネス化:

上記に示した技術の開発後の優位性を継続させるためには、研究開発の成果物であるEDAツールのビジネス化を視野に入れねばならない。

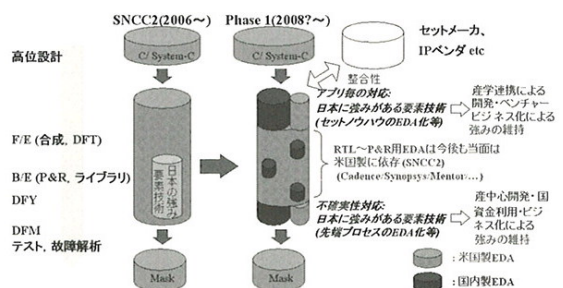


図-3: 本提案フェーズ1に従うEDA環境

#### 4・3 フェーズ2 開発

図-4に、下記に説明するような将来に備え、国内

一方、技術的な視点からも、次々世代については設計技術自体が、今までの外挿を超えて大きく変化するため、それに対応した『一気通貫』システムの新規構築が必要となる。

短中期的にはフェーズ1として、設計の上流領域と下流のDFM領域は、国内EDAを普及させるべきであるし、そのチャンスも十分にある。また、中長期的な視点よりフェーズ2では、米国との良好な関係が必ずしも続かないことを念頭に、上流～下流までスルーした国内自前のツール群が安全保障的な意味合いで必要であることを説いた。重要なことは、これらの開発だけではなく、その性能・利便性の維持強化にはビジネス的に成立しなければならないことも言及した。ただし、残念ながら本視点からの洞察は殆どされていないことも付記しておく。具体的に検討するためには、さらなる時間と関係者の英知を必要とする。各社の問題と云うよりもそれを越えた業界全体の課題であると思っている。

- 以上 -

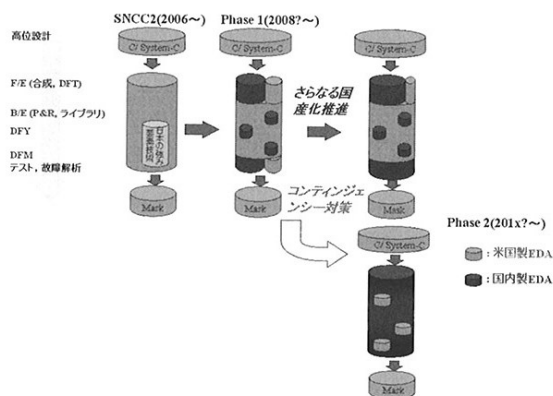


図-4：本提案フェーズ2に従うEDA環境

## <BASISプロジェクト>

### テーマ：微小センサネットワークによる最先端半導体応用市場の調査研究

センサネットワークとは、センサノード同士が互いに無線通信を行い検知したデータを無線ネットワーク上で伝えるもので、広範な用途で役立つことを目指している。センサノードは、センサ、プロセッサ、無線通信、電源から成り、現在の形態はボードであるが、将来は1チップ化が予想されている。センサネットワーク分野において、米国では様々な実用的なアプリケーション開発が開始されており、欧州では各種研究機関で試作開発が進んでいるが、日本では従来からの電子タグにとどまり、センサネットワークへの本格的取り組みは始まっていない。

将来の半導体産業の事業機会としてセンサネットワークへの取り組みを捉えた場合の、通信ソフトウェアを含めたシステムアプローチの必要性、米国先進企業の市場開拓や国際的通信技術標準化動向への注視、建物や工場の消費電力削減に役立つ可能性への認識、を提言する。

#### 1. センサネットワークの市場と技術

世界のセンサネットワーク市場は、2003年の\$150Mから2010年には\$7B（エンドユーザ価格）まで成長すると予想される（米国調査会社ON World）。その構成要素となる無線センサ用RFモジュールは、2004年の\$72M（6百万個）から2010年の\$1.8B（4.65億個）まで急成長するが、これは金額で71%、出荷個数で103%の年間平均成長率である。

センサネットワークが有望な理由は、①ケーブルが設置困難な場所への導入ができること ②導入による効率化・効果（空調・照明の電力削減、設備故障の未然防止、セキュリティ向上など） ③有線ケーブル設置費用の削減 がある。一方、現時点での阻害要因は、①センサノードの電池寿命（現状1～2年）が短い（実際の用途ではもっと長い電池寿命が求められる） ②技術的信頼性の実証が不十分 ③コスト ④アプリケーション・ソリューション開発に手間がかかる ことがある。現在のセンサネットワークの技術は、まだ十分市場が満足できる水準ではない。なおセンサノードの小型化に関しては現時点では市場ニーズの優先順位が低い。なお電池寿命に関しては、太陽光発電とともに、自然界の微弱振動や機械振動（たとえばエアコンなど）を利用する研究も欧米で進められている。

センサネットワークの用途は多岐にわたるが、産業（設備運転や在庫の状態監視）、家庭（照明空調制御、火災検知、ブラインドなどの遠隔制御）、建物管理（空調照明制御、遠隔監視、構築物の劣化監視）、自動検針（ガス、電気、水道）、軍事（敵の検知）、環境・農業（自然観測、ぶどう園の生育監視）に分類される。さらに、将来のアプリケーションとしては、ヘルスケア（高齢者ケア、てんかん患者用小型医療デバイス）、自動車（プローブ情報システムーセンサを搭載した車同士の通信を利用した追突事故防止、交通制御）の研究開発が行われている。

米国では様々な実用的な市場開拓の動きがある。建

物の分野では、照明や空調を制御して電力削減を目指す各種のセンサネットワーク・プロジェクトが始まっている。構築物の状態監視では、San FranciscoのGolden Gate BridgeにMEMS（Micro Electro Mechanical Systems）センサを設置してネットワークを構築し、橋の状態監視を実施している。

産業分野では、半導体製造設備の監視、工場のエネルギー損失の計測、電気モーターの監視、タービン検査、工業プロセス監視などの具体的なセンサネットワークを利用した取り組みが開始されている。米国連邦政府のエネルギー省は省エネルギーの観点からセンサネットワーク・ベンチャーと既存大企業が連携する技術開発案件に資金援助をしている。

農業では、Oregon州、California州でワイン畑にセンサを設置して、データを収集し生育に役立てる試みがある。

センサネットワークを用いた輸送・貨物管理では、化学品ドラムや危険物貨物列車の監視、コールドチェーン用温度監視機器、海上貨物コンテナの監視などの取り組みが始まっている。

センサネットワークの通信技術規格では、2002年に国際組織ZigBee Allianceが設立されて、IEEE802.15.4をもとにしたアプリケーションの標準化作業を実施している。最近参加企業が増加して2005年3月末で138社に達し、活動が活発化している。

#### 2. 米国、欧州、日本の研究開発動向

歴史的には、センサネットワークの技術開発は米国における第2次大戦後の軍事研究から始まった。国防総省DARPAでは、1980年代にはDSN（Distributed Sensor Networks）プログラム、1999年からのSensIT（Sensor Information Technology）などで、敵の検知・追跡の技術開発を進めた。軍事以外のセンサネットワークのアイディアは、“ユビキタス・コンピューティング”として1991年にXEROX PARC（Palo Alto Research Center）のMark Weiserが出している。

1990年代末から開始されたUC Berkeleyの“Smart

Dust”プロジェクトは、空から塵のようなセンサノードを散布して敵を検知する軍事研究であったが、その後、各種産業分野におけるセンサネットワークのアプリケーションの可能性が注目され始めた。米国ではUC Berkeley、MIT、UCLAなどでセンサネットワークの研究が行われており、DARPAも革新的な最先端技術開発への支援を継続している。最近米国ではUC Berkeley、MITなどの研究を基にしてセンサネットワークのベンチャーが何社も設立されており、現在は研究開発から事業化・市場開拓の段階に移行していることが特徴である。また、自然観測分野では、鳥の観測、火山活動の監視、森林観測、気象観測などでセンサネットワークの実験の利用が進み、これまでは入手不可能だったデータが得られるようになり、観測水準の向上に役立っている。

欧州では、様々な研究機関・大学でセンサネットワークのデバイスの試作が行われている。たとえば、ドイツFraunhofer、スイスのCSEMおよびETH Zurich、イギリスのスコットランド4大学共同のSpeckled Computing Consortium、フィンランドVTT Electronics、アイルランドTyndall National Institute、ベルギーIMECなどである。また、EC（European Commission）の研究開発プログラムFrameworkでは、“Ambient Intelligence”を重要テーマの一つとしているので、その一環として様々なセンサネットワーク研究への支援をしている。たとえば、オランダのUniversity of Twenteが主導するEYES（Energy Efficient Sensor Networks）などがある。

日本の大学や研究機関では、まだセンサネットワークへの本格的な取り組みは少ない。具体的なセンサネットワークのデバイスの試作は、中央大学／東京大学によるU3、YRPユビキタスネットワーク研究／日立製作所によるpT-Engine、早稲田大学／ウェラブル環境情報ネット推進機構／アーズ株式会社によるNi3がある。

### 3. 企業とビジネスモデル

センサネットワークのビジネスは萌芽期であるために明確な事業形態が確立はしていないが、大まかに分類すると、①コンポーネント・サプライヤ（半導体、センサなどの部品提供） ②通信ソフトウェア企業（センサネットワークのソフトウェアのアルゴリズムを開発） ③システム・インテグレータ（ボード上で、各種部品を統合化してセンサノードとして提供） ④機器メーカー（機器の中にセンサノードを組み込んで利用する）がある。

主な海外のコンポーネント・サプライヤとしては、ノルウェーのファブレス半導体企業ChipconがZigBee対応RFチップで先行しているが、その他にAtmel、Freescaleなどの半導体企業がある。通信ソフトウェア

企業としては、米国のベンチャーが多く、コンポーネント・サプライヤやシステム・インテグレータと提携関係を持つ。システム・インテグレータは、米国のベンチャーではCrossbow Technology、Dust Networks、Millennial Net、Emberなどがセンサネットワーク製品を販売しているが、まだ立ち上がり段階である。

最近では、ビジネスモデル上は統合化の動きもある。たとえば、Chipconが通信ソフト企業Figure 8 Wirelessを2005年1月に買収し、コンポーネント・サプライヤからシステム・インテグレータの方向を目指す様子である。またEmberが英国Cambridge Consultantsの無線通信半導体設計技術を2004年3月に買収したが、これはシステム・インテグレータが部品内製化をねらうものである。

Intelは、センサネットワーク分野において様々な活動に取り組んでいる。産学連携ではUC Berkeleyなど多数の大学との共同開発、ベンチャー投資ではCrossbow Technologyへの出資があり、そのほか半導体製造設備の監視、ヘルスケアでの要介護者ケア、葡萄生育監視などの研究に取り組んでいる。

日本では、2005年2月に三菱電機、沖電気、ルネサスなど10社がZigBeeSIGジャパンを設立する準備が開始されるなど、センサネットワークへの取り組みが始まりつつある。

### 4. センサネットワークにおける日米欧比較

全般的には、米国が最も先行していて欧州があとを追っており、日本はかなり遅れている。

応用開発では、米国が実用的なアプリケーション開発で日欧に対し大きく先行している。大学・研究機関の研究開発では、欧州は米国を追って様々なセンサネットワークの試作が行われているが、日本は限定的な活動である。企業では、米国のシステム・インテグレータのベンチャーが最も活発だが、半導体企業ではIntelやノルウェーChipconの動向も注目に値する。政府支援策では、米国が国防だけでなく、省エネルギー政策としてもセンサネットワーク研究を支援しているが、欧州のFrameworkでは政策概念の実用化が今一歩であり、日本では従来から電子タグ中心でまだ本格的なセンサネットワーク技術開発支援策はない。

（末尾の図表参照）

### 5. 半導体産業への提言

提言1.

センサネットワークのビジネスは、半導体事業のハードだけではなく、長期的視点で通信ソフトを含めたシステムアプローチで捉えて、ハードウェア／ソフトウェア全体の取り組みによる差異化の追求を図るべきである。

理由：今後センサネットワークのデバイスがSoC（System on-a-Chip）に進むとすれば、現在のコンポーネント・サプライヤ（センサ、RFチップ、MCUなどを供給する半導体メーカーなど）とシステム・インテグレータ（部品を集めて統合化してボードを作り、ソフトウェアを入れて、製品化する企業）の境界は縮まり錯綜し、一体化する可能性がある。

システム全体を1チップ化するときには、ハード／ソフトの協調設計を考慮して、全体のパフォーマンスや電力消費効率が上がるように取り組むことが必要になる。

これは、半導体企業にとってチャンスではあるが、システム全体を視野に入れて、アプリケーションを理解することが必要になってくる点で試練でもある。

#### 提言2.

今後も米国先進企業の市場開拓動向および国際的な通信技術標準化の状況を注視すべきである。

理由：萌芽段階のセンサネットワークビジネスでは、潜在顧客市場におけるアプリケーションの探索が必

要とされるが、これをスピーディに推進しているのは米国ベンチャーなどの先進企業である。その動向を先行指標として注視することが役立つと考える。国際的な通信技術標準化では、ZigBeeを注目すべきであるが、さらに規格作業中であるUWB（（Ultra Wide Band超広帯域無線通信技術））も未知数ながら視野に入れることは意味がある。

#### 提言3.

センサネットワークが空調・照明の効率化を通じて電力削減に役立つ可能性を認識し、関係機関に地球温暖化対策の一環として政策転換を働きかける必要がある。

理由：最先端の応用技術である無線センサネットワークが省エネルギーにつながるとすれば、技術革新と社会貢献を同時に実現できるので、エネルギーの海外依存度が高い日本にとって政策的価値は小さくない。将来の半導体産業発展の新しい道を切り開くことにもなると考える。

図表：センサネットワーク分野における日米欧のベンチマーキング

|        | 日本 | 米国 | 欧州 | コメント                                                           |
|--------|----|----|----|----------------------------------------------------------------|
| 応用開発   | C  | A  | C+ | 産業界の実用的なアプリケーション開発は米国が日欧よりも先行している。学术界での応用も米国の大学が先行している         |
| 研究開発   | C+ | A  | B+ | 米国が大学や企業で応用志向の研究開発が活発である。欧州は研究活動が市場の応用までに距離がある。日本は立ち上がる段階。     |
| 企業（一般） | B- | A  | A- | 米国のベンチャー（システムインテグレータ、通信ソフト）が最も注目される。日本ではセンサネットの認知度が低い。         |
| 半導体企業  | B  | A  | A  | 欧州の Chipcon、米国の Intel（投資先 Crossbow）が活発。日本も関心が上向く兆しがある。         |
| 大学     | C+ | A  | B+ | UC Berkeley が技術も応用も先行している。                                     |
| 研究機関   | C  | B  | A  | 欧州は CSEM、Fraunhofer など多くの研究機関でセンサノードの試作が活発。                    |
| 政府支援策  | C  | A  | B  | 米国政府は国防だけでなく、省エネルギー政策でもセンサネットを支援。欧州は政策概念の具体化が今一歩である。日本は電子タグ中心。 |
| 総合     | C+ | A  | B  |                                                                |

注：Aは優れている、Bは普通、Cは不十分である

## ＜C-プロジェクト＞

### テーマ：国立大学法人化の産業界への影響とその対応策

#### - 知的財産権に関して独法化のもたらす影響とその対応策 -

2004年4月1日、国立大学は法人化された。

国立大学にとって法人化は何を意味するのか。なぜ法人化なのか？また法人化によって大学はどう変わったか？あるいは変わろうとしているのか？大学の変化を的確に捉え、半導体業界に関する分野、特に知的財産権(知財権)の取り扱いを中心に調査し、より良い産学連携推進のための提言を行った。提言にあたっては文部科学省や日本知的財産協会の多くの識者からご意見を賜った。しかし、我々が最も力点を置いたのは、我々業界の中（SIRIJ参加11社）にあって、大学との研究活動に関わり、実際に知財権を担当している人達の「生の声」である。

#### 1. 国立大学法人化の意義

今回の独立法人化の狙いは、人事や予算面などで制約が多かった国立大学に対して裁量権を増やし、各大学の個性と競争力を向上させることにある。まず、組織や運営面での変化を纏めたのが（表-1）である。

ここでのキーワードは「学外者の参画」である。企業、私立大学、あるいは地元の自治体関係者等の有識者を学外から招聘して役員会を構成し、そこで経営方針や重要事項を決定して行くことになった。

次に知財権に関して、従来から大学と企業の間では共同研究や委託(受託)研究が行われてきた。これが今回国立大学法人法で新たに「大学の業務」として明確化された（表-2）。

表-1：国立大学法人化の仕組み（組織・運営面）

|    | 項 目             | 法人化前              | 法人化後                                                                                            |
|----|-----------------|-------------------|-------------------------------------------------------------------------------------------------|
| 1  | 運営組織            | 国家行政組織法上の施設等（機関）  | 学外者（企業・私学経営者、地元自治体関係者等有識者）の参加役員会による経営方針の決定                                                      |
| 2  | 学長の選考方法         | 教員による選挙で選出、評議会で承認 | 学長選考会議が選出方法・候補者（1名）を決定文部科学大臣が任命                                                                 |
| 3  | 学長の権限           | 特になし              | 資源配分（予算・ポスト・給与等）の決定等（但し、役員会の審議を経ることが必要）                                                         |
| 4  | 教授会の位置付け        | 大学内に設置            | 独法化前と同じ                                                                                         |
| 5  | 業績評価            | 特になし              | 各大学による自己点検・評価<br>6年毎／専門的評価：教育・研究業績を大学評価・学位授与機構が行う総合評価；専門的評価結果に経営面を加え国立大学法人評価委員会が行う毎年／事業の進捗状況を確認 |
| 6  | 職員の身分           | 国家公務員             | 非公務員<br>（但し、守秘義務・刑法の適用・社会保障等は変わらず）                                                              |
| 7  | 事務職員の採用         | 国家公務員試験           | 各大学で募集・採用                                                                                       |
| 8  | 給与              | 全国一律（国家公務員給与法）    | 各大学が基準を決定                                                                                       |
| 9  | 教員の選考           | 教育公務員特例法により選考     | 各大学が選考方法を決定                                                                                     |
| 10 | 授業料             | 全国一律              | 各大学が決定<br>（但し、省令で標準額と上限を示す予定）                                                                   |
| 11 | 収益事業の実施範囲       | 不可                | 法人化前と同じ                                                                                         |
| 12 | 国からの運営費交付金等     | 特別会計(予算)として各大学に示達 | 必要資金が運営費交付金として交付される                                                                             |
| 13 | 新しい教育研究組織設置の手続き | 法令で規定により国に対して申請   | 学部・研究科・付随研究所：中期目標に記載<br>それ以下の組織：各大学で設置・改廃を決定                                                    |

表－２：知的財産の帰属

|          | 法人化前      | 法人化後              |
|----------|-----------|-------------------|
| 知的財産権の帰属 | 国または教員    | 大学                |
| ポリシー     | 特になし      | 知的財産ポリシー 技術移転ポリシー |
| 折衝       | 教員 vs. 企業 | 知的財産権の帰属          |

## ２．知財権に見る産学連携の現状

我々の今回の目的は産学連携の推進に資することである。そのために我々に出来る効果的な方法として、会員各社へのアンケート調査を実施した。これにより企業と大学との契約実態や、「不実施補償」について、問題点や双方の言い分を探ることが出来た。

### ２・１ 企業と大学の契約実態

以前から企業と大学との間では共同研究、委託（受託）研究、さらには奨学寄附金等の研究が行われてきた。しかし法人化後、契約の対象は従来の大学教員（個人）から大学（組織）に変わった。また契約の中身も共同研究が明らかに増加していることが分かった。

アンケート調査によれば、半導体業界における大学と企業の研究は①共同研究、②委託（受託）研究、③奨学寄附金、の３種類に分けられ、各企業は平均年間20

～25件（半導体関連）を行っている。内訳を見ると件数で一番多いのは奨学寄附金で、次に共同研究、委託（受託）研究の順になっている。法人化以前と以後の変化を見ると、奨学寄附金が減って共同研究が増加している。

しかし、それでも尚、奨学寄附金の件数が最も多い。これは大学との地域的な付き合い、また教員との個人的な繋がりがあるため、直ぐには減らせないからで、一概に良いとか悪いとかは言えない。しかし背景には大学あるいは教員（研究室）の研究費不足があることは否めない。1件あたりの研究費は共同研究で平均、200～250万円で、中には1,000万円以上のものもあるが、逆に、100万円以下のものも結構多い。研究の充実のためにも、他産業や海外の例も参考にしながら今後、大学に対する研究費は段階的に増やすべきなのではないか（表－３）。

表－３：研究態様による大学への研究費

| 金 額   | 1,000万円以上の割合 (%) | 1,000～500万円の割合 (%) | 500～250万円の割合 (%) | 250～100万円の割合 (%) | 1,000万円以下の割合 (%) |
|-------|------------------|--------------------|------------------|------------------|------------------|
| A社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | —                | 6                  | 12               | 53               | 29               |
| 奨学寄附金 | —                | —                  | —                | —                | —                |
| B社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | —                | —                  | 33               | 67               | —                |
| 奨学寄附金 | —                | —                  | —                | 90               | 10               |
| C社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | 42               | 58               |
| 共同研究  | —                | —                  | 29               | 50               | 21               |
| 奨学寄附金 | —                | —                  | —                | 17               | 83               |
| D社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | 10               | —                  | 30               | 40               | 20               |
| 奨学寄附金 | —                | —                  | —                | —                | —                |
| E社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | —                | —                  | 40               | 60               | —                |
| 奨学寄附金 | —                | —                  | —                | —                | —                |
| F社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | 60               | 40               |
| 共同研究  | —                | —                  | —                | 100              | —                |
| 奨学寄附金 | —                | —                  | —                | 57               | 43               |
| G社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | 15               | —                  | 50               | 35               | —                |
| 奨学寄附金 | —                | —                  | —                | —                | 100              |
| H社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | —                | 30                 | —                | 30               | 40               |
| 奨学寄附金 | —                | —                  | —                | —                | —                |
| I社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | 17               | 83               |
| 共同研究  | 29               | —                  | 14               | 29               | 28               |
| 奨学寄附金 | —                | —                  | —                | 31               | 69               |
| J社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | —                | —                |
| 共同研究  | —                | —                  | —                | —                | —                |
| 奨学寄附金 | —                | —                  | —                | —                | —                |
| K社    |                  |                    |                  |                  |                  |
| 委託研究  | —                | —                  | —                | 40               | 60               |
| 共同研究  | —                | —                  | 20               | 60               | 20               |
| 奨学寄附金 | —                | —                  | —                | 40               | 60               |

## 2・2 不実施補償の考え方

いずれの企業も発明の成果の帰属先や、特許の実施料について多かれ少なかれ揉めていることが判明した。特に、共有特許に対する取り扱いが大きな論点となっている。共有特許に対して、大学側が企業側に「不実施補償」を求めている点に関して、両者の考え方に乖離があることが一番の争点のようだ。ここでは双方の言い分を纏めてみた。

まず、聞き慣れない「不実施補償」という言葉だが、これは法律で規定された「補償」ではなく、言葉自体も法律用語ではない。一般には「大学と企業の共有特許に対して、大学に商業目的としての実施機能が備わっていないことから、大学側が当該特許の実施によって得られた利益の一部を大学側に支払うよう企業に求めるもの」をいう。

### ■（企業側からの推測に基づく）大学側の言い分

ここでの言い分はあくまで企業担当者との面談等からの推察であり、大学側からの直接の意見ではないことを断っておく。

「不実施補償」がないと、共同出願の大学持分に對するリターンがなくなり、発明に対する補償が出来ない。発明は画期的な意見や考えから作り出されたもので、発明そのものに価値がある。その発明（特許）を実施するか否かは次の段階の問題である。企業は特許の実施により利益を上げることが出来るが、大学は特許を実施出来ない。だから企業は実施・不実施に拘らず、まずその発明に対する大学側の貢献に何らかの形（対価を求める）で報いてもらいたい。

### ■企業側の言い分

共同研究での成果（知財権）は大学、企業の帰属先に関係なくお互いが自由に行使出来るようにしたい。また、委託研究での成果は（大学に対する研究費の額や、大学の貢献度にもよるが）、基本的に帰属先は企業としたい。しかし、貢献度を考慮して大学側に帰属することになった場合でも、企業は少なくとも、無償で自己実施したい。

「特許は製品化されてこそ利益を生む」といわれるように、製品化には当然、大きなリスクが伴う。また、半導体集積回路の特有の事情として、非常に多くの技術から成り立ち、そこで使用される特許の数も膨大で、特許の出願・管理費用に多額の費用を掛けている。製品はそれら複数の技術の集大成であり、1つだけの特

許で製品価値が決定されることは稀であり、自ずからひとつの特許価値を低く見ることになる。また、研究テーマによっては発明がなされるかどうか分からない。発明がなされても製品化されないものも数多くある。そのような状況の中で、製品化された場合を想定して、料率だとか不実施補償だとかの折衝に、契約の段階であまり大きな労力を割きたくない。

## 3. アンケート調査

調査は国立大学とSIRIJ会員各社との間で実施されている種々研究に関する問題点を明確にするために、会員各社に対しアンケートの形式で合計21の設問を行った（回収率100%）。アンケート結果の詳細は我々プロジェクト担当者以外には公表しない。また結果は統計数値としてのみ公表し、個別の社名や内容は公表しない前提で実施した。

アンケート結果の詳細は報告書に委ねるが、まず設問（例えば、平成16年度の国立大学との間での共同研究、委託研究および奨学寄附金のそれぞれの件数と割合は？）を示し、次にその集計結果をすべてグラフ化した。最後に「アンケートから言える事」としてコメントを加えた。これらの作業・分析を21の設問すべてに行い、さらに不明な点や確認のために各社実務担当者と適宜面談を実施した。

## 4. 提言

より良い産学連携推進のために、今回の調査研究を通して得られた知見や情報を基に幾つかの提言を行った。そこには当然、官に対する要望もある。産学連携は産官学連携があって初めて成り立つのである。我々の行ったアンケート調査では、様々な設問に対して数多くの貴重なご意見を頂いた。また、アンケート結果は我々に数多くの示唆を与えてくれた。その中で、今回の調査を通じて、一番議論があったのが、「不実施補償」に対する考え方である。次に「情報の取り扱い」であり、我々にとって知財の機密保持の問題である。

3点目は「研究費」の多寡の問題である。数多くの問題点がある中で、以下の3点に焦点を絞って提言した。

- 1) 「不実施補償」に関する契約は相互理解の上でより柔軟に！
- 2) 特許に繋がる情報管理・機密保持は慎重に！
- 3) 将来有望な研究には国も産も相応の研究費を！

## 平成16年度 財務報告

### 平成16年度 貸借対照表 (平成17年 3月31日現在)

半導体産業研究所  
単位：円

| 資 産 の 部 |             | 負債及び正味財産の部 |             |
|---------|-------------|------------|-------------|
| 科 目     | 金 額         | 科 目        | 金 額         |
| 流 動 資 産 | 102,383,653 | 流 動 負 債    | 2,492,992   |
| 現 金     | 224,548     | 未 払 金      | 0           |
| 預 金     | 102,159,105 | 預 り 金      | 0           |
| 未収消費税等  | 0           | 未払消費税等     | 2,492,992   |
| 固 定 資 産 | 35,552,872  | 正 味 財 産    | 135,443,533 |
| 無形固定資産  | 599,872     | 前 期 繰 越    | 97,242,435  |
| 電話加入権   | 599,872     | (当期正味財産増加) | 38,201,098  |
| 投 資 等   | 34,953,000  |            |             |
| 保 証 金   | 34,953,000  |            |             |
| 合 計     | 137,936,525 | 合 計        | 137,936,525 |

### 平成16年度 収支計算書 (平成16年 4月 1日～平成17年 3月31日)

半導体産業研究所  
単位：円

| 科 目              | 予算 (a)       | 実績 (b)      | 差異 (b - a)   | 備 考 |
|------------------|--------------|-------------|--------------|-----|
| 1. 収入の部          |              |             |              |     |
| 会費収入             | 270,000,000  | 270,000,000 | 0            |     |
| 受託金              | 0            | 0           | 0            |     |
| 受取利息             | 0            | 1,264       | 1,264        |     |
| 雑収入              | 0            | 192,004     | 192,004      |     |
| 当期収入合計 (A)       | 270,000,000  | 270,193,268 | 193,268      |     |
| 前期繰越額            | 97,242,435   | 97,242,435  | 0            |     |
| 収入合計 (B)         | 367,242,435  | 367,435,703 | 193,268      |     |
| 2. 支出の部          |              |             |              |     |
| (1) 人件費          |              |             |              |     |
| 人件費              | 98,000,000   | 89,114,557  | △ 8,885,423  |     |
| 人件副費             | 500,000      | 466,145     | △ 33,855     |     |
| 計                | 98,500,000   | 89,580,722  | △ 8,919,278  |     |
| (2) 事業費          |              |             |              |     |
| 調査研究費            | 85,000,000   | 58,284,889  | △ 26,715,111 |     |
| 会議費              | 24,500,000   | 21,876,405  | △ 2,623,595  |     |
| 旅費交通費            | 27,500,000   | 15,405,391  | △ 12,094,609 |     |
| 通信費              | 3,500,000    | 2,999,474   | △ 500,526    |     |
| 印刷費              | 11,000,000   | 12,532,920  | 1,532,920    |     |
| 消耗品費             | 2,500,000    | 1,596,007   | △ 903,993    |     |
| 雑費               | 2,000,000    | 1,367,888   | △ 632,112    |     |
| 租税公課             | 0            | 20,000      | 20,000       |     |
| 計                | 156,000,000  | 114,082,974 | △ 41,917,026 |     |
| (3) その他経費        |              |             |              |     |
| 事務所賃借料           | 25,000,000   | 24,925,239  | △ 74,761     |     |
| 備品費              | 5,000,000    | 3,403,235   | △ 1,596,765  |     |
| 計                | 30,000,000   | 28,328,474  | △ 1,671,526  |     |
| 当期支出合計 (C)       | 284,500,000  | 231,992,170 | △ 52,507,830 |     |
| 当期収支差額 (A) - (C) | △ 14,500,000 | 38,201,098  | 52,701,098   |     |
| 次期繰越額 (B) - (C)  | 82,742,435   | 135,443,533 | 52,701,098   |     |

---

## 平成17年度 構成会社一覧

---

富士通株式会社

松下電器産業株式会社

NECエレクトロニクス株式会社

沖電気工業株式会社

株式会社ルネサステクノロジ

ローム株式会社

三洋電機株式会社

セイコーエプソン株式会社

シャープ株式会社

ソニー株式会社

株式会社東芝

以上11社

(アルファベット順)

## 半導体産業研究所名簿

平成17年8月1日現在（順不同、氏名敬称略）

### 理 事 会

#### 理事長

伊藤 達  
株式会社ルネサステクノロジ  
代表取締役社長&CEO

#### 理事・所長

前口 賢二  
半導体産業研究所 所長

#### 理 事

小野 敏彦  
富士通株式会社 取締役専務

#### 西嶋 修

松下電器産業株式会社 半導体社 副社長

#### 戸坂 馨

NECエレクトロニクス株式会社  
代表取締役社長

#### 北林 宥憲

沖電気工業株式会社 執行役員  
シリコンマニュファクチャリングカンパニープレジデント

#### 疋田 純一

ローム株式会社 常務取締役

#### 田端 輝夫

三洋電機株式会社 常務執行役員  
部品デバイスグループ 半導体カンパニー 社長

#### 大月 康正

セイコーエプソン株式会社 常務取締役

#### 貫井 孝

シャープ株式会社 取締役 IC事業本部長

#### 眞鍋 研司

ソニー株式会社 コーポレートエグゼクティブ EVP  
セミコンダクタソリューションズネットワークカンパニー  
NCプレジデント

#### 室町 正志

株式会社東芝 執行役常務  
セミコンダクター社 社長

#### 金子 和夫

社団法人電子情報技術産業協会 専務理事

#### 監事

#### 小笠原 一晃

社団法人電子情報技術産業協会 常務理事

### 企 画 委 員 会

#### 杉原 誉則

富士通株式会社  
電子デバイス事業推進本部 戦略企画室  
主席部長

#### 岡田 隆秀

松下電器産業株式会社 半導体社  
企画グループ グループマネージャー

#### 小川 義人

NECエレクトロニクス株式会社  
経営企画部 シニア渉外プロフェッショナル

#### 鉄田 博

沖電気工業株式会社  
半導体事業グループ 戦略企画室 主幹

#### 松本 哲郎

株式会社ルネサステクノロジ  
事業戦略統括部 担当部長

#### 高野 利紀

ローム株式会社  
LSIデザインクオリティ開発部 部長

#### 伊藤 勝也

三洋電機株式会社  
部品デバイスグループ 半導体カンパニー  
経営企画室 経営戦略ユニット 担当部長

#### 鳴海 圭志

セイコーエプソン株式会社 企画渉外部 部長

#### 室井 勉

シャープ株式会社 IC事業本部 技術企画室 参事

#### 島田 孝

ソニー株式会社  
セミコンダクタソリューションズネットワークカンパニー  
経営戦略部門 事業戦略部  
技術渉外担当部長 SSNC Principal Engineer

#### 岡村 格太郎

株式会社東芝  
セミコンダクター社 提携・戦略担当 参事

## 技 術 委 員 会

渡部 潔  
富士通株式会社  
電子デバイス事業本部 デバイス開発統括部  
統括部長

藤田 勉  
松下電器産業株式会社 半導体社  
技術渉外グループ グループマネージャー

福間 雅夫  
NECエレクトロニクス株式会社  
基盤技術開発事業本部  
事業本部長

北 明夫  
沖電気工業株式会社  
半導体BG 研究本部 本部長

関 浩一  
株式会社ルネサステクノロジ  
メモリ統括本部  
エグゼクティブ

山葉 隆久  
ローム株式会社  
LSI先端デバイス開発部  
副部長

田井野 伸泰  
三洋電機株式会社  
セミコンダクターカンパニー LSI BU  
基盤技術S-BU リーダー

小池 良一  
セイコーエプソン株式会社  
半導体事業部 IC技術開発部 部長

宮田 宗一  
シャープ株式会社  
(本社) 経営企画室 (技術政策グループ)  
参与

長島 直樹  
ソニー株式会社  
セミコンダクタソリューションズネットワークカンパニー  
STDG プロセスプラットフォーム部門  
インテグレーション技術部 統括部長

開 俊一  
株式会社東芝  
セミコンダクター社  
技監

## 所 員

前口 賢二  
所長

上田 潤  
企画部長

石川 保  
総務部長

福田 猛  
主任研究員

穴見 健治  
主任研究員

横山 和正  
主任研究員

村岡 道明  
客員研究員

平沼 美保  
事務員

小田 夕香理  
事務員

SIRIJ

SIRIJ

SIRIJ

SIRIJ

半導体産業研究所 年次報告書

編集・発行：半導体産業研究所

〒100-0011 東京都千代田区内幸町2-2-2 富国生命ビル23階

TEL. 03-3593-7243（代表） FAX. 03-3593-7250

発行日：平成17年 8 月 1 日発行

無断転載禁止

