

SIRIJ

半導体産業研究所 季報 「新春号」

平成11年1月8日発行——発行●半導体産業研究所



榎本理事長



大山所長

INDEX

●年頭ご挨拶	1
●第18回理事会開催概要	2
●平成10年度上期活動報告	
ATLAS	3
BASIS	5
C-Project	8
●トピックス	
VSACの誕生と今後の展望	10
第5回JSTC京都会議	11
●寄稿	
ロンドンで思うこと	12
●関連団体ニュース	
Selete	13
STARC	15
ASET	16

■年頭ご挨拶

半導体産業研究所が設立されて以来5回目の新年を迎えることになった。この5年弱の間に半導体産業をとりまく情勢は相当に変化してしまった。

興味深い例を一つ挙げよう。1994年春、EIAJに設置された中期ビジョン委員会が、日本の半導体産業の将来を戦略的に考える常設機関、半導体産業研究所が必要であるというレポートを書いた。このレポートは半導体産業の数年後の発展を予測したものであるに拘わらず、その中にはインターネットという言葉はおろか300mmウエーハという言葉も出てこないとのことである。現実には1995年夏には300mmウエーハ関連の標準化を推進すべくJ300が発足し、1996年春にはSeleteが設立され300mmウエーハ用の製造装置の評価を開始している。

当時創立10社が半導体産業研究所の設立に合意できた背景には、1993年の日米半導体シェアの再逆転を一つのきっかけとした日本の半導体産業の将来に対しての危機感があったと考えられる。アジア諸国の急速な発展と米国の力強い復活に国家戦略の影響を感じ、日本の戦略のなさを改善する第一歩として、シンクタンクを作る意義を認めたものと思う。

その後の半導体産業研究所の成果や政府のいくつかの施策は評価さるべきものであるが、上記の事情は現在もあまり変わっていない。それどころか日本の半導体産業の危機感は、より本質的なものになって、ますます増大していると言わなければならない。

一つの危機は技術開発に関するものである。過去半導体技術の進歩の主要な部分は微細加工技術であった。この分野で日本は強く現在も世界一流の開発力を保持している。しかしデザインルール100nmレベルになるとLSIの開発は3つの壁、設計生産性、配線遅延増大、消費電力爆発に阻まれると言われている。これらの壁はいずれも設計技術の本質に関わるもので伝統的に日本は強くないと言われてきた分野である。いかにしてこの分野の開発力を高めるかを大至急考える必要がある。

第二の危機は産業構造に関するものである。黎明期の半導体企業は、設計、製造、販売はもとより関連資材であるウエーハ、マスク、製造装置もすべて自作していた。しかし産業の規模が大きくなるにつれ、当然のように分業化が進み現在は関連資材まで自作している企業はほとんどない。しかもここ数年、ファブレス企業やファウンドリの台頭に代表されるように分業化が急速に進み近年では、いわゆるIPプロバイダや設計代行業まで出現するようになった。市場が大きくなりかつ技術の専門性が高まってきたためである。この流れは今後も変わらないと考えられるので伝統的に一貫製造形態をとっている日本企業の対応は微妙なものになると思われる。

当初にも述べたように情勢は急速に変化し続けている。半導体産業研究所は産業界のシンクタンクとして大きな流れを見失わないように今後とも分析、検討に従事していく考えである。関係する皆さまの協力と激励を切に願う。

第18回理事会の開催

半導体産業研究所 (SIRIJ) は、平成10年11月18日 (水) 東京・帝国ホテルで第18回理事会を開催し、平成10年度主要事業進捗状況等を報告した。

冒頭、植本理事長が次のように挨拶した。

半導体産業研究所は業界のシンクタンクとして4年前に発足し、長期的な技術課題、アプリケーションの拡大、世界半導体会議 (WSC) などの国際協調問題をテーマにいろいろ提案活動を行ってきた。まだ多くの問題があるため、引き続き皆様のご支援、ご協力をお願いしたい。

引き続き、大山所長が次のように挨拶した。

半導体技術ロードマップ委員会、企画委員会の設置

ATLASは本年、設計力強化、IPの流通促進、半導体技術ロードマップの枠組み研究等の検討をしてきた。特に、技術ロードマップの研究については、先のEIAJ電子デバイス幹部会で報告があり、EIAJ電子デバイス幹部会傘下に技術ロードマップ委員会を設置するとともに、10のワーキンググループを配し、既に作業を開始している。

BASISは、高付加価値企業の経営戦略の研究、ヘルスケアにおける情報ネットワーク化の研究、物流向けの非接触型高性能ICタグの研究を行ってきた。いずれも新しい市場創造という視点の研究である。

Cプロジェクトは、半導体産業の国際協力を主テーマとして取り組んでおり、研究は主にWSCの将来方向、ならびに新しいアンチダンピングルール等について研究を行ってきた。

半導体産業界における国際的なビジネスパワーゲームは一段と激しさを増している。半導体業界のシンクタンクとしての当研究所の役割は、ますます重要になっている。研究所内の運営活性化を図るべく、従来の業務委員会を企画委員会に改め、活動を開始した。我が国半導体産業の自己主張強化につながる積極的な政策提案づくりを目指していききたい。

【審議事項】

理事交代の件

3名の理事交代が承認された。

株式会社日立製作所:

牧本次生理事から常務取締役

石橋正理事

三菱電機株式会社:

平林庄司理事から取締役半導体事業本部長

長澤紘一理事

沖電気工業株式会社:

篠塚勝正理事から常務取締役

河井正彦理事

【報告事項】

(1) 平成10年度主要事業進捗状況

要約について、岡部所長代行から説明があった。

半導体産業研究所設立時の状況を見ると、やはり日本の半導体産業に関する危機感がかなり広まっていたということでありました。その時の危機感というのはいろいろあったのですが、主なものはやはり、アメリカが非常に復活して力強い進歩を見せたということとアジアが台頭してきたというようなことが主な原因だったような気がいたします。そういう状況で半導体産業研究所が発足したわけですが、その後、その1つの目的でもあったのですが多くの専門家の人たちに集まっていたいろいろな議論が行われた。そういう議論を行うこと自体でもかなり意味があったと思うのですが、幸いにいろいろな共同活動、特に96年にはいろいろな活動が、半導体産業研究所、直接関係ないところまで含めていろいろ業界の中で起こったということは、まあよかったということだと思います。

ところが、今の半導体産業を考えると、実はその当時よりもその危機感がますます強くなってきたように思われます。かつての危機感とちょっと性質が違っているのではないかという感じがします。技術的に、たとえば微細化の話というのは前から限界が近いといわれているのですが、けれども、どうもその微細化の限界よりも前に、設計問題とか、配線遅延の問題とか、簡単には解決できそうもない問題

が実はすぐそばにきているということに気がついたことがあります。

それから産業的に見ますと、いわゆるファブレスとかファウンドリとかいうのにとどまらず、いろいろな面での分業化、たとえばIPプロバイダとか設計専門会社とか、そういうような産業の変化というのが顕著であります。特に日本ではなくて海外で顕著である。日本は伝統的に一貫製造ということになっていましたけれども、そういう一貫製造というのはいったい今後どうあるべきかというようなことが我々に問われていると思っております。

そういう意味でこれからも半導体産業研究所、いろいろなことをやっていかなくてはいけないなど、こういうことあります。以下、各部門活動の要約があったが省略。

ATLASについて、藏満主任研究員から説明があった。

(3頁上期活動報告の項参照)

BASISについて、新藤主任研究員から説明があった。

(5頁上期活動報告の項参照)

Cプロジェクトについて、宇井野客員研究員から説明があった。

(8頁上期活動報告の項参照)

(2) 企画委員会発足の件

従来の業務委員会にかわり、企画委員会の発足が報告された。

企画委員会規約は下記の通りである。

企画委員会規約

1. 目的

半導体産業研究所の研究活動の円滑な方向付け及び研究所と会員との間の協議連絡を密にするため企画委員会を設置する。

2. 事業

企画委員会の所掌は次のとおりとする。

- (1) 半導体産業研究所活動の企画に関すること
- (2) 半導体産業研究所の予算に関すること
- (3) その他上記目的に関すること

3. 構成

企画委員会は会員会社の代表で構成する。

4. 開催頻度

概ね、年4回とする。それ以外にも必要に応じて適宜開催する。
WG (仮称) を設けて活動することもある。

(3) 第1回半導体IPセミナー開催の件
12月17日、経団連会館での開催が報告された。

[来賓挨拶]

通産省電子機器課窪田課長より、最近のトピックスについて次の通り挨拶があった。

20兆円を上回る最大規模の緊急経済対策が12月16日に決まり、これに基づいた第3次補正予算が大詰めを迎えている。緊急経済対策の中には、生活空間倍増戦略プラン、産業再生計画と雇用対策、社会資本の重点整備などが盛り込まれている。また、税制面でも6兆円規模という恒久的な減税が方針としてフィックスされている。第3次補正予算の中には、半導体

関係の技術開発をスコープに入れながら、情報化推進の緊急施策で1,023億円を要求している。次世代の情報技術基盤の整備、情報関連ベンチャー企業への支援、あるいは2000年問題対策などが中に入っている。これらを通じて産業の競争力強化、あるいは生産性・効率性の向上、技術基盤の強化を図りたい。

現在、不況の影響もあり大変厳しい時期ではあるが、将来を展望すれば半導体に対する需要は非常に強いものがある。半導体産業研究所で今後とも活発な議論が行われることを期待している。

特に、半導体IPは新しい重要課題であり国の立場として議論を始めている。今年から来年が重要なスタートポイントであると考えます。半導体IPセミナーの開催が、今後のこの分野の技術あるいは産業

のあり方などの方向性の明確化に貢献することを期待する。私達も活動をサポートしていく。

世界半導体会議（WSC）は1999年夏の合意見直しを前にして非常に重要な時期を迎えている。これは相手国のある交渉事であるため、確固たる基本方針に基づいた全体戦略と個別論を合わせて考えることが重要になってくると考える。また、ユーザサイドの意見も十分聞きながら進めていくことも重要であろう。EUのダンピング提訴の動き、あるいはアメリカ台湾間のダンピング問題など、少し波乱含みの部分もある。そのなかで今後の我が国としての対応のあり方をまとめてもらいたい。

SIRIJ平成10年度上期活動報告 <ATLAS>

H8年度以降日本のLSI設計力強化に向けた共同活動について調査してきた。H8年度の半導体メーカーの中堅技術者へのアンケート調査によって、弱いと認識された設計力について具体的な検討を進め、H9年度年次報告で紹介したように、

- ・0.1μm及びこれ以下の設計寸法で危機と予測される技術項目
 - ・必要とされる設計環境
- を提案した。H10年度は設計環境について

海外調査も含めて更に具体的に検討を進めてきたが、海外との設計力比較によれば日本では開発期間が長いために市場参入の機会損失の危険性があることが明白となった。

ここで設計技術についての研究範囲を<図-A1>に示す。中央の影の付いた囲い部分がシステム設計工程である。あるシステム、例えば画像処理装置の仕様が決まると、ある部分をハードウェア（シス

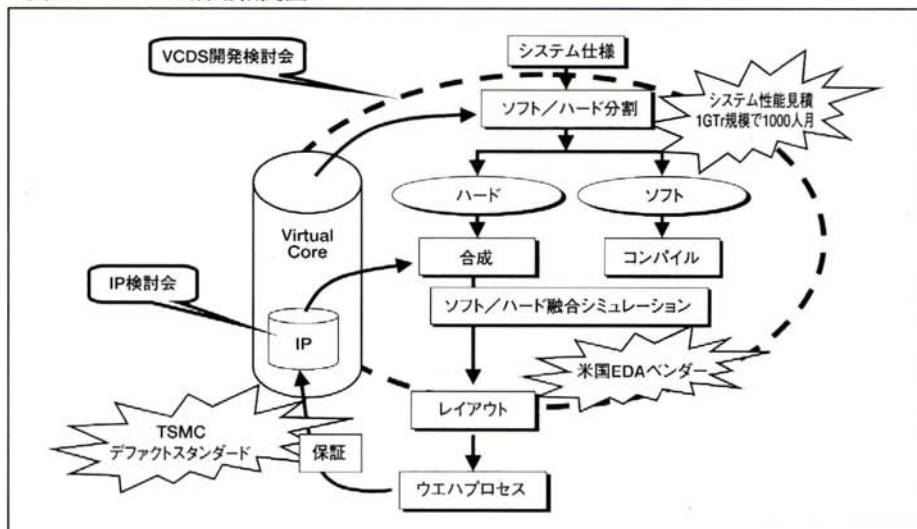
テムLSI）にし、残りをソフトウェア（プログラム）にすることを決める（ソフト／ハード分割）。分割が決定された後は、上から下へと工程が進みシステムLSI試作やプログラミングなどが実行されることになる。ここで問題は、分割の割合がシステム全体の特性を決めるので試作による検証まで含めると数百人月の設計力が必要で、2010年に予想される1GTrという集積規模の設計に現状の延長では1,000人月以上が必要となり、ますます短寿命化する製品開発に付いてゆけなくなる。

設計生産性の向上には、設計資産の再利用（IPの活用）が必須とされるが、これについてはH9年度の調査を更に具体化し、再利用を前提とした設計環境の仕様作成と構築の仕組みの検討をすると共に、IPの流通を促進するためのインフラストラクチャ構築のための仕組みについて検討を進めている。これらの取組みのWGは

- ・VCDS開発検討会
- ・IP検討会

で、<図-A1>のバルーンで示した。

<図-A1：ATLAS活動相関図>



1. システム設計の自動化

1.1 VCDS (Virtual Core-based Design System) 設計手法の概念:

ハードウェア部分での設計生産性向上ツールは、米国のEDAベンダーを中心に積極的に開発されつつある。一方最終製品であるシステム全体の設計の生産性向上には、システム仕様決定からソフト/ハード分割までの段階で、システム性能の見極めを可能とすることにある。そこで設計資産としてのVC (Virtual Core、現IPの大規模版) を組合せてシステムを構築するための設計環境として最上流からのトップダウン設計手法、即ちVCDSをH9に提案した(図中の波線部分がカバーする領域)。H10年度は、VCDS検討会を設置し更に具体的に概念(図-A2)や方策を検討している。

1.2 VCDSの目標:

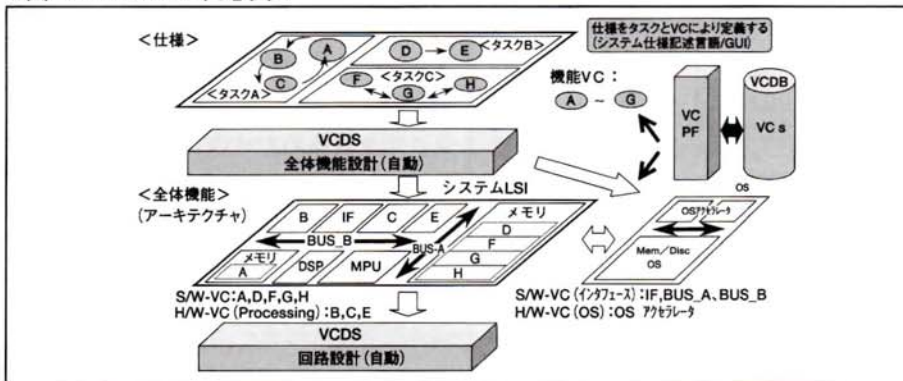
システム仕様をソフト/ハードに分割する以前の最上流段階で、精度良い設計やシミュレーション環境を構築することにより、2010年時点での1GTr級のシステムLSIを10人月程度で設計することが出来るようにすることがゴールである。

最初のステップとしては、開発事例の豊富な携帯端末など2~3分野を例に、VCDSの基本構想を固め性能評価する予定である。

1.3 研究の進め方:

システム設計は、半導体メーカーにとって経験不足な領域であり、ユーザーであるシステム設計者との共同作業が必須である。従って、産官学を巻き込んだ大規模な共同開発体制が必要で、具体的な開発仕組みの提案をH10年度末までに作成

〈図-A2: VCDSの概念図〉



させる予定である。

2. IP流通促進

長期的に設計力強化を果たすために、LSI設計者の裾野拡大に向けH8年度に設立された大学の研究者に対する大規模集積システム設計教育研究センター (VDEC) に加え、中小企業庁の援助を受けて中小企業や個人ベンチャーを対象としたシステムLSI設計支援センター (VSAC) がこの10月から事業を開始した。これらはシステムLSI試作が目標であるが、最近その一部がIPとして市場に流通するようになりつつある。

IPが商品として市場で流通するようになれば、IPを設計する動機が高まり日本発の独自IPが次々と開発されるようになれば、結果として日本の設計力が強化されることになる。そこでIP流通を加速させるためのインフラストラクチャなど具体的な課題をIP検討会で検討している。

2.1 流通促進の課題:

80年代の標準論理素子の様な感覚で、ARMプロセッサのような大規模な機能ブロックがIPとして流通し始めた。しかし言語 (HDL) で記述されたIPのままでは特性を把握することは困難である。流通するIPを持って来てそのままでも使えるようにするためには、IPを試作・検証し、品質保証することが必須である。このためには信頼できる公的な認証機関が必要とされる。

最も厳密な認証は、試作した製造ラインを規定することになるので、一般に流通するIPを自由に組み込むためには、製造プロセスパラメータの標準化が必要になりそうである。

IPを流通させるには

- ・認証機関…品質の認定など
 - ・取引所…使用権取得代行など
- などのインフラも必要で仕組みを検討中である。

2.2 業界の動向:

流通IPを組み込むためには製造プロセスでの試作・検証が必要なことから台湾のTSMCのようなファブリーが積極的に標準プロセスに名乗りを挙げ、デファクトスタンダードになりつつある。またスコットランドのようにIP取引を通じてIP立国を目指す国も出てきつつある。このままでは世界の半導体市場で日本が活躍する場面がますます狭められるので、検討会などで早急に具体的な方策を検討中である。

分析結果と、流通促進のための具体的な方策は提言として発行する予定である。

また12月17日にIPセミナーを開催し、現在までに諸団体に調査されたIPの動向を発表して頂き、多くの方々の理解を深めることが出来た。

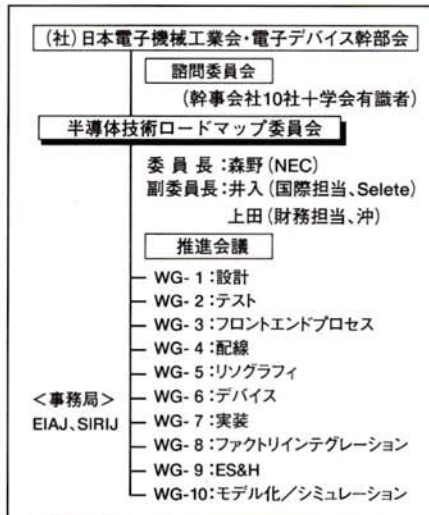
3. プロセスを含めた総合的な取組み

3.1 技術ロードマップ

SIAの半導体技術ロードマップの97年度版が発行されたのをきっかけに、0.1umで予測されている技術的な壁を国際協力によって克服しようとする風潮が起こってきた。

半産研では日本で半導体技術ロードマップを作成する意義として『半導体関連

〈図-A3〉



産業や大学・国研等に今後10年間の開発指針を示してゆくことにより、100nm近辺で予測される技術の壁を突破し、今後半導体技術が発展し続ける可能性を高めることが出来る。但しこのために半導体メーカーの戦略的な技術の開示を要求したり解決策を限定するものではない」と日本独自の規定することにより、半導体

メーカーの賛同を得、11月に総勢150名を超える、SIAと遜色の無い半導体技術ロードマップ委員会をEIAJの下に設立することが出来た(組織図:図-A3)。

半導体技術ロードマップ委員会の設立をもって、半産研の役割は一応完了することになるが、当面事務局としてその運営に協力してゆく。

今後の半導体技術ロードマップ委員会活動としては、12月10日～11日の第2回国際ロードマップ会議に各WGから1名ずつ出席させ、国際的にも大きく貢献している。

半導体産業研究所
主任研究員 蔵満 洋一

SIRIJ平成10年度上期活動報告 <BASIS>

BASISプロジェクトでは、アプリケーション市場の創出・拡大をねらいとして、半導体産業の活性化と情報産業への貢献に関する調査研究をしている。平成10年度は、3つの研究テーマに取り組んでいるので、その進捗状況についてご報告する。

テーマ1 市場構造の変化と高付加価値半導体企業の経営戦略の研究

(1) 企画とねらい

世界の中には高い成長性、収益性を持つ半導体企業が存在するので、市場の構造的変化をふまえて高付加価値半導体企業の経営戦略の分析を行い、日本の半導体産業の健全な発展に資する。

(2) 概況

半導体の産業と市場の歴史的変化を全体的に把握し、特に①米国ファブレス半導体産業の発展、②競争状態とバリューチェーン

の変化に注目し調査を進めている。上半期では、文献調査、キーマンの発掘と情報収集、研究協力機関との関係構築を行い、仮説の探索と研究構想の立案をしている。今後下半期では、データの分析、仮説の検証に加えて数社のケーススタディ、提言を含めて報告書をまとめる予定である。

(3) 調査研究の要点

①ファブレス半導体産業の発展

ファブレス半導体産業(上場企業の集計)が全世界半導体に占める売上高シェアは、1987年の0.2%から1997年は5.0%まで成長しており、過去10年間の平均年間成長率は、半導体産業全体が15%に対し、ファブレスは58%と高成長である。ファブレスの上場企業も40社を超えている。

	1987年	1997年
ファブレス半導体企業	0.07	6.87
シェア	0.2%	5.0%
半導体産業全体	32.5	137.2

(金額単位:10億ドル)

ファブレス半導体企業の規模は、現状では年間売上高5～6億ドル以下で中小規模が多い。規模が大きくなると、合併事業などの形で製造工場を持つケースもあるが、製造には関与しないケースもある。

近年、半導体製造設備投資金額の増加に伴い製造と設計の分離が理解されてきたこと、設計機能に絞った事業形態が新規市場の開拓に有効であることが認識されてきた。この背景には、産業組織としては、最近急成長しつつある台湾などのファウンドリとともに、米国内に各種の周辺業者(テスト、アセンブリ、開発ツール、コンサルティングなど)の存在がある。ファブレス企業の特長は、特化した設計力、短い開発期間であり、客先との密接な関係を生かしつつ、急成長して株式公開を狙う典型的なシリコンバレーのビジネスモデルである。

ファブレスの主な分野としては、最近

<図1>

規模の大きなファブレス半導体企業の概要(例示)

(金額単位:百万米ドル
なお英国、カナダの企業は米ドルに換算で変換)

	設立/株式公開	97年度売上高	Net Income	分野
Altera Corporation	米国 1983/1988	631	133	PLD (Programmable Logic Devices)
C-Cube Microsystems	米国 1988/1994	337	44	画像圧縮 (MPEG)
Lattice Semiconductor	米国 1983/1995	246	57	PLD (Programmable Logic Devices)
S3, Inc.	米国 1989/1993	436	9	画像処理
Xilinx	米国 1984/1990	614	127	FPGA (Field Programmable Gate Arrays)

最近の好業績ファブレス半導体企業の推移(例示)

	設立/株式公開	96年度売上高	97年度売上高	98年度上期売上	分野
3Dfx Interactive, Inc.	米国 1994/1998	6	44	109	3次元グラフィックスアクセラレータ
Advanced RISC Machines (ARM)	英国 1990/1998	26	44	33	CPUの設計・ライセンス
ATI Technologies	カナダ 1985/1993	302	436	351	3次元画像処理 (PC board and component)
Broadcom Corporation	米国 1991/1998	19	37	81	広帯域通信 (STB, Cable Modem, 10/100base-T, MPEG, xDSL)
Galileo Technology	米国 1993/1997	6	37	27	高速通信 (bridge, router, celler base stations, laser printer)
Level One Communications, Inc.	米国 1985/1993	112	156	117	アナログ・デジタル通信 (ASSP for transceiver, repeater)
MMC Networks, Inc.	米国 1992/1997	11	22	22	通信 (LAN, WANスイッチ用プロセッサ)
NeoMagic Corporation	米国 1993/1997	41	125	48 (1stQtr)	ノートPC用画像処理アクセラレータ
Rambus	米国 1990/1997	11	22	38	データ転送 (メモリーとロジック) 高速化技術

出所: Fabless Semiconductor Association及びIC Insightsの資料、各半導体企業のInternet Homepageの情報をもとに半導体産業研究所にて作成

半導体の用途として最も成長性の高い情報・通信である。例えば1994年に設立された米国FSA (Fabless Semiconductor Association) の会員企業185社の中で62%がWSTS (世界半導体市場統計) の分類によるマイクロペリフェラル (内訳は通信24%、グラフィックス24%、その他14%) を設計している。この分野はMicrosoftやIntelなどに関連した急激な情報通信の技術革新を背景とし、顧客ニーズと密接に対応して多くの細分化された競争の激しい半導体成長市場が誕生している。

②半導体産業のバリューチェーンの変化

製造に関しては、1980年代はメモリーに代表される汎用品の「品質」が日本は米国よりも優れており、これが半導体事業の重要な成功要因であった。1990年代には韓国、台湾の本格的参入に伴い、単なる品質競争の時代は終わり、製造については価格競争力の重要性が増加してきた。

同時に従来は半導体「製造」に属していた付加価値の一部が、近年は半導体「設計」と「製造装置 (開発ツールを含む)」へ移行してきたと推測される。

世界市場に占める日本の半導体産業のシェアの推移を見ると、過去10年間でピーク時の5割から2割減少してシェアはほぼ3割強まで低下しているが、一方この2割減に対応するように同じ期間で、設計力の付加価値に基づくビジネスで15%シェアを増やし (内訳ファブレスが5%、Intelが10%)、製造力に基づくビジネス

(韓国など) が6%シェアを伸ばしている。

更に半導体の設計に注目して、このビジネスを製品 (自社ブランドの標準商品) とサービス (例えば客先仕様のASICの設計受託) に分けて考えてみる。半導体設計力の付加価値の基盤は、①製品ビジネスについては、自己のアーキテクチャを市場に浸透させ、ソフト技術を活用して差別化を図ること。②サービスビジネスは、顧客に密着してニーズを先取りして小回りの効く迅速なサービスを確立することと、考えられる。これらは各々、コンピュータ (又は基本ソフト) 及びシステムインテグレーションのビジネスと共通点がある。この様に半導体の設計ビジネスは、広い意味でマーケティングが鍵を握る性格を強く持つと考えられる。

テーマ2 ヘルスケアにおける情報ネットワーク化の研究

(1) 企画とねらい

ヘルスケア市場は約30兆円と巨大だが、情報化は遅れており、情報関連経費比率は(94年)は全産業平均2.6%に対し、ヘルスケアは0.9%である。情報ネットワーク化の促進を通じて、社会貢献を目指し、半導体市場の拡大を図る。

(2) 概況

上半期は、2つの詳細テーマについて、文献調査を中心として一部関係者のヒアリングを加味して、現状の把握を行い、

研究計画全体を視野に入れて将来構想を作るために情報収集・整理を行った。

下半期は、詳細テーマごとに今後のソリューションを様々な角度から分析して提案をまとめて行く予定である。

(3) 調査研究の要点と方法

詳細テーマ1

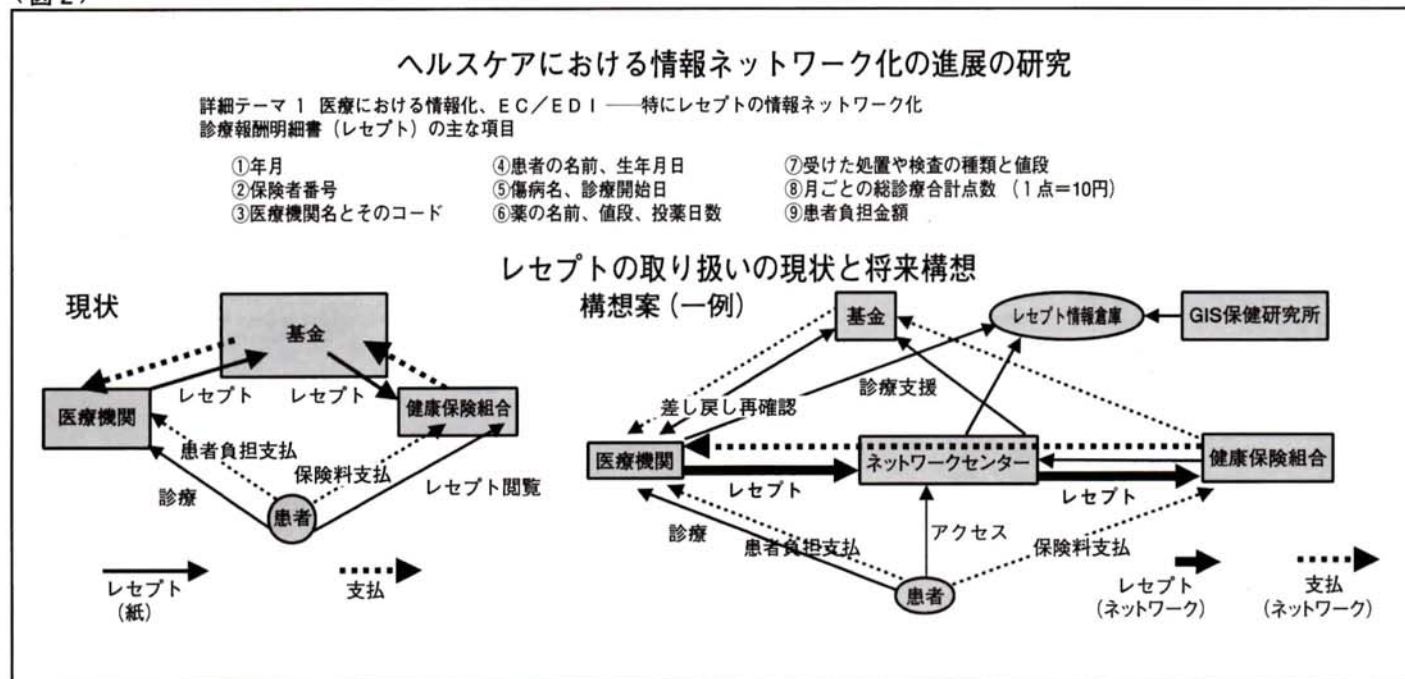
医療における情報化、EC/EDI——特にレセプトの情報ネットワーク化

①レセプトとは病院が患者を診察した時に発行する「診療報酬明細書」であり、日本で年間約7億枚発行されている。現状ではレセプトは病院から社会保険支払基金を経由して健康保険組合へ紙で送られているが、これを情報ネットワーク化して効率化する。例えば、社会保険支払基金が人手で担当しているレセプトの審査業務はコンピュータプログラムに置きかえられるし、ネットワーク化すればデータの二重インプットの解消にもなると考えられる。

②同時にレセプトのデータウェアハウス (情報倉庫) を構築すれば、次のような情報の多角的な高度利用が予想できる。

- ・GIS (地理情報システム) と組み合わせることで疫学的・環境的観点で地域保健のモニタリングが可能
- ・患者が自宅のPCからインターネットでレセプトをチェックできる
- ・医者が患者の過去の診療履歴を見るこ

＜図2＞



③上記の構想の立案に向けて、市場のニーズ、技術、制度の観点で調査を進めている。現状では、この業界は、情報化、ネットワーク化については予想通り関心が低いとの感触を得ているが、一方財政難の状況下で、健康保険組合や病院の中には審査の機能と費用対効果を改善する必要があると感じている関係者もいる。

④支払基金は、平成9年度の収入が約12兆円、レセプトの事務手数料は総額837

①2000年に導入される介護保険制度により、医療費の一部が従来の「病院」から「家庭、個人医、介護者」へシフトすると予想される。このためヘルスケアサービスの提供者が分散多様化するので、ネットワークのニーズが増大すると見られる。「在宅」とテーマとして、具体

②下半期は、「在宅介護のための情報機器」をクローズアップして、その利用者（介護を受ける人のレベル、介護提供者）や機能について様々な角度からアイディアを出して、将来像を提案することで研究計画を検討中である。

[illegible]

の市場分析、技術調査を完了するために、残された基礎的な部分の研究に取り組んでいる。

7

SIRIJ平成10年度上期活動報告 <C-Project>

1. はじめに

1996年8月の日米バンクーバー合意に基づいて設立された世界半導体会議(WSC)は、グローバル化した世界の半導体産業に対応し、半導体産業の健全な発展を促進することを目的としている。今回の本年4月のイタリア会議で第三回を迎える。なお、バンクーバー合意では、「3年を経過した時点でレビューを行い、関係業界の合意により一部又はすべてが終結されることもあり得る。」と規定されており、業界ではこの本年レビューの準備対応が必要である。

平成10年度のC-Projectは、これからの外部環境の変化に対応すべく、2つのワーキング・グループ(以下WG)を編成し、以下のテーマにつき分析と提言を行う。

2. 第1WG「世界半導体会議(WSC)の将来方向の研究」

世界半導体会議(以下WSC)は、世界の半導体市場において、相互理解の促進、市場アクセスに関する事項への対応、産業協力活動の促進及び長期的視点から半導体産業の健全な発展を促進することを目的としている。第一回ハワイ会議は

1997年4月に開催された。第1WGでは、本年7月の3年経過に伴うレビューにあたり、バンクーバー合意内容を見直し検証し、さらに半導体産業のより良い発展のために、WSCの活動がどうあるのが望ましいかを検討する。第1WGはこのテーマに則り3つの分科会を持って対応している。

本来であれば第一次の検証、評価作業を昨秋に終える予定であったが、昨年は提案の骨格づくりを優先し、新たな枠組みの案(たたき台)を作成した。その理由として、本年2月のJSTC(WSC共同運営委員会)までに次回WSCの見通しを立てる必要があること、またその前哨戦とも言えるべき米国及び欧州、それぞれ2極との会合が昨年秋に予定されていたからである。そういった経緯より、下記途中経過はこれまでにまとめられた内容と理解して頂きたい。

①グループ1

グループ1は、「ユーザー/サプライヤ協力活動の評価と今後のあり方の提言」を行うべく、日本市場における半導体メーカーと日本半導体ユーザー間の業界協力活動

であったユーザー/サプライヤ協力を検証・評価し、その終結若しくは新たなあり方を検討している。

市場アクセスに対する機会提供が、市場原理の尊重という大原則の中で、我が国においてのみであった経緯の特殊性を検証しながら、普遍的でかつ国際的なユーザー/サプライヤ協力がどのような枠組みの中で望ましいのかを提案する。新しい枠組みは、自主的な活動によって、ユーザーとの新市場の創造などを介して、サプライヤの伸長を期待出来るものなどが考えられる。

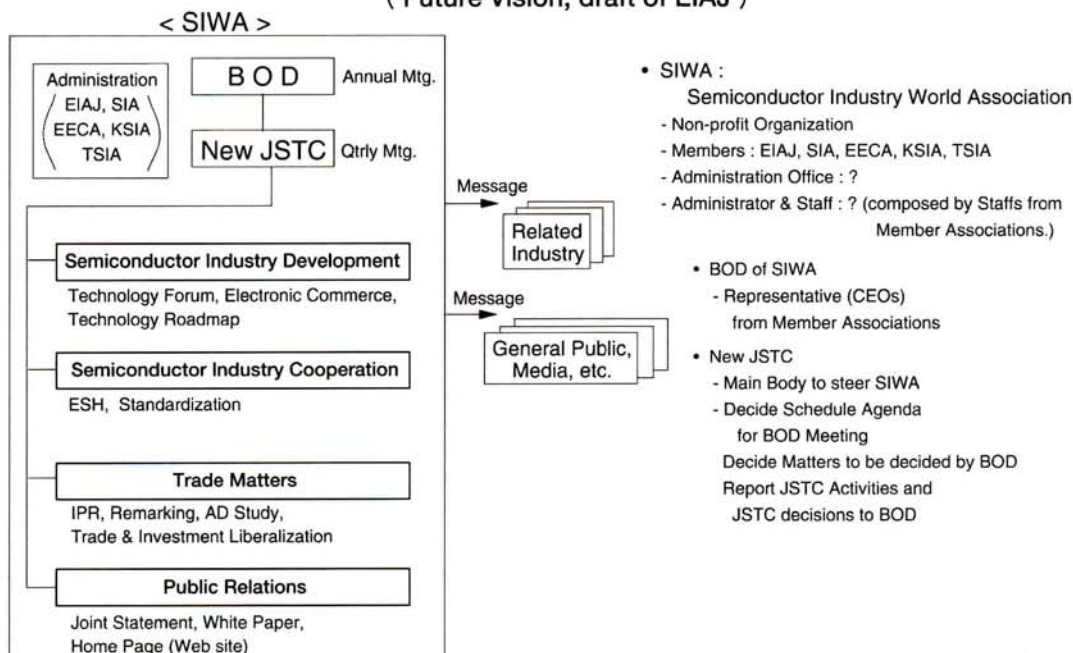
②グループ2

グループ2は、「サプライヤ/サプライヤ協力活動の評価と今後のあり方の提言」を行うべく、WSC憲章に基づいて設置された各サプライヤ/サプライヤ協力活動(標準化・環境・知的財産権・貿易投資の自由化・市場開発)を検証・評価し、New WSCの新しい枠組みの提言を検討している。

現在までの状況は、冒頭に述べた様に一次評価を大幅に早め、新しいWSCの枠組みを先に検討、提案した。一例として<表1>の「世界半導体工業会」を提案し

<表1>

Framework for International Cooperation on Semiconductor on Semiconductors (Future Vision, draft of EIAJ)



ている。今後の活動として、新しい枠組みの中がいかにあるべきかという根本の命題を、上記検証を深めることによって導き出す必要がある。

③ グループ3

グループ3は、「市場総合分析活動の評価と今後のあり方の提言」を行うべく、WSCでの統計に関するReportの評価分析を行い、New WSCでの廃止または改善の提案を検討している。

バンクーバー合意では、「世界の半導体市場と貿易フローについて、その構成と構造を理解、分析する」そしてその目的は「市場の動向を評価し、その動きの要因をより良く把握し、理解を深めるため」であるとされている。つまり「市場（および貿易フロー）」に主眼が置かれ、「半導体産業の長期的進展に関する情報」については言及されているものの、二次的

に付加されている形になっている。

従って、グループ3では、この様な歴史的背景の下にWSCの新しい枠組みでの市場分析のあり方を想定し、「市場分析」から「半導体産業分析」への移行、すなわち、世界の半導体産業の動向に関する理解を促す内容の提言を視野に入れて検討している。

3. 第2WG「半導体産業にとり望ましいAD (Anti-Dumping) ルールの提言」

第2WGでは、日本が過去十数年間、欧米からダンピングだと指摘され、日本の半導体メーカの事業に影響を与えてきたルールを、WTOルールと各国のAD法との整合性、産業保護と競争法との整合性等に配慮しながら、半導体産業にとり、望ましいADルールのリフォームにつき米国弁護士と共同で立案作成作業を行って

いる。一方、主要4地域(日、米、欧、韓)で、Fair & EffectiveなAD Measure検討につき合意可能なルールづくり、システムづくりを目指し、日本側の提案をとりまとめ日本電子機械工業会(EIAJ)に提出を予定している。

作業経過は、昨年7月にMcDermott法律事務所(米国)とSummaryの検討を開始した。その後、このSummaryを参考に日本電子機械工業会提案の内容をとりまとめ、WSCの共同運営委員会である昨年9月のJSTC(於京都)に提示した。参考として、EIAJのプロポーザルを下記に抜粋した<表2>。

一方、第2WGの本来の目的である現在のADルールを半導体産業にとり望ましい形でリフォームする件については、同じMcDermott法律事務所よりドラフトを10月末に入手したので、委員全員での検討作業に入っている。

<表2>

EIAJ Antidumping Proposal for the Semiconductor Industry (抜粋)

Semiconductors are unique globally among manufactured products for a host of reasons. Based on the particular features of semiconductors production and trade, EIAJ believes that special antidumping treatment should be afforded to the semiconductor industry, and therefore proposes a number of significant reforms, as summarized below.

- Establishment of a New Governmental and Industry-Level Multilateral Antidumping Agreements for certain Semiconductors.

A: Actionable Dumping Redefined

General criteria of dumping is that the export price of the relevant products are below COP. Above all, typically condemned dumping should be "predatory dumping" in the Importing country.

B: Forward Pricing must be accommodated in AD Rule

C: Fair and Reasonable Methodologies for Calculation of COP

D: Automatic Revocation of AD Orders

E: Product Coverage Issues

F: Determination of Injury

G: Imposing Dumping Margins and Injury Margins

H: Price Comparison Methodologies

I: "Clean Hands" Doctrine

6月15日虎ノ門パストラルで300人を集めて盛大に行われた「お披露目」から3ヶ月半後の10月1日、港区西新橋の一角東洋海事ビルの8階に、VSACのデザインセンターが開所しました。ここで中小企業や個人ベンチャーを主対象にシステムLSIの設計を支援(含む教育)し、試作にあたってはファウンドリを紹介します。

電子ロック・セキュリティを施した8室のデザインルームには最新のWS(ワークステーション)、パソコン等の情報機器を装備。更に複数の海外ベンダーのご理解もあって最新の強力なCADツールも整備されました。

我が国に半導体ベンチャーがどれほど存在するのだろうか?と当初の心配にも拘わらず、現在7件の利用申し込みがあり、何れも東北、九州、関西から遠来のユーザで近々デザインルームも満室の勢いであり、所員もその技術対応に追われている状況です。

ここでは、いささか旧聞になりますがVSAC誕生の発火点ともなったSIRIJでの議論を思い起こし、両者の接点に触れて見たいと思います。

設計WGでの激論:約2年前の夕刻、半導体大手13社の設計キーマンが都内富国生命ビルの1室に集められ、「我が国LSI設計の競争力向上」の議論が始まった。冒頭からWG委員達の意見は真二つ。日本のシステムLSIはそれなりに旨く行っているが、次世代技術対応に課題があると言う問題局在論。マイコン、DSPどれもイマイチ、マルチメディアも勝算厳しい現状、仮にモノが作れても売れなければ所詮「ガレキ」の山。どう売するのか?「ボストメモリ」等夢の又夢とのカゲキ論も。

社内サクセスストーリーも迫力に乏しく、ISSCCで世界初の華々しい発表したある社のMPEG2チップも2年後に主流はソフト処理へ移行し宙に浮く。どうもアプリ・市場律速の現況が明日の半導体の閉塞感に繋がっているのは間違い無さそう。

こんなに手抜きをせずに善く出来たチップが何故売れないのか?問題は深刻です。ソフトが弱い?これは事実だが、果た

してそれだけだろうか?市場分析は、商品企画は、仕様検討は?アーキテクチャは誰が決めている?確かに半導体「設計屋」の作業は「施工」としては正確だがこれも多くは最近のCADツールのおかげ。効率化云々以前にLSIの「設計」のあるべき姿は何だ?「作れなきゃ問題外!」から、これを作らなきゃ!とプロセス屋に正面からチャレンジし、売れなければ責任を取る姿勢が必要だ。歩留まり向上が至上の「How設計」から、市場を創る「What設計」への発想転換が急務である。

アンケートによる230人の大手企業の若い設計者達のホンネも同様であった。「秀才型」が多く使われ上手な大手「設計者」の目が、内を向きすぎて外を見ていない様だ。やはり外にアピールする思想(と言うより哲学)を持つ「野人型」設計者を急ぎ育成しないとインパクトのある製品は生まれて来ない。

ここは「設計・ビッグバン」で、半導体ムラのカベを一旦破壊し、「ムラ」の外側にも設計者を移殖、育成し、底辺の拡大と共に競争原理の導入を図る事が半導体業界トータルの発展に向けて重要だとの結論でした。



*「新しい酒を」!

この様な背景の元に、我が国初の半導体水平分業構造の実験とも言えるVSACがようやく進水しました。

やはり「新しい皮袋には新しい酒を」の考えから、VSACでは次の三つの技術施策を今後の目玉と考えています。

1) Top-down設計とIP利用推進

VSACのユーザが殆どシステム屋である事から、Top-down設計はごく当たり前の事でVHDLやHDLから仕事が始まる為、

我々も上流設計の対応力強化が緊急の課題です。更に、巷では様々な議論が行き交うIPですが、ベンチャーや中小企業の関心の高さには驚かされます。「IP」は使えますねと当然の様な質問に戸惑う事もあります。設計リソースの少ない彼等が自前のアイデアの周りを既成のIPやコアで埋め、一日も速く自分のチップを持って半導体ビジネスに挑戦する。こんなユーザに対し、確実に動くIPを漸次準備し利用に供する事もVSACの重要な仕事と成って来るでしょう。大手メーカの開発したIPをVSACも出来る限り積極的に活用したいと考えておりますし、英国で某社の主唱するVCXの試みも今後の参考に成りそうです。

2) 微細化への対応

IPやライブラリ利用と並行してファンダリ間のデザインルール共通化も強く望まれます。プロセス自体も最先端とは云わずとも、0.35umから、来年は0.25umの要求が強く何とか対応を考えて行く必要があります。IP流通のキイでもあるプロセスデファクト化の台風の目になりそうなTSMC等海外のファンダリからVSACへのアプローチも盛んです。

こうなると大手出身とは言え必ずしも最新の手法に慣れない私達所員も、出向元に聞き回って勉強し直す事も毎度の事と成ります。古めかしい教科書片手では、技術の急速な進展に追従出来ないと言う訳です。

3) アナログ混載

当初から予想したものの、ニーズが多いのがアナデジ混載設計です。既に数件の要望があり、ベンチャー・中小企業レベルの独創性を生かしやすい分野なので、ファンダリもCADツールも対応が一段と複雑になるため我々サポート要員もアタマの痛い処です。この分野はユーザが自前の回路をIP化したいとの声も多く、権利化への方策も含めた対応が次の課題と成りそうです。

ユーザを取りまく環境で興味深い現象としては、最近IPやLSIの著作権を担保と考えようとの姿勢が金融機関に現れて来た事です。最近貸し渋りに苦しむベンチャー・中小企業をめぐる環境は誠に深刻

で、VSACでのLSI開発の成果が技術ばかりで無く、経済社会の側面からもユーザの支えになればと注目しています。

以上、漸く走り出したばかりのVSACの誕生と現状を簡単に紹介させて頂きま

した。ここに挙げた課題は、本質的に半導体業界と共通したものも多いと思われます。是非皆様のご理解と強力なご支援を賜りたく、この場をお借りしてお願い申し上げます。

トピックス

第5回WSC-JSTC京都会議開催概要

JSTC-J 委員長
傍嶋 範雄

98-4-17に米国(サンディエゴ郊外)で開催された第2回WSCを受け、98-9-17, 18の2日間に渡り、日本の主催により第5回JSTCを京都で開催した。このJSTCは、同時に99-4-23に欧州(イタリア)で開催される第3回WSCへの準備作業でもある。

1. ユーザ/サプライヤ協力(U/S協力)

◇U/S協力委員会から98年度のUCOM活動実績及び計画が報告され、関係者の努力にJSTCから謝意が示された。欧州より「99年度のU/S計画を具体化して欲しい」と要請あったが、本件は「99/7バンクーバ合意直し後のWSCの在り方に関わる全体問題」と位置付け、U/S協力とは別に議論した。(後述)

2. サプライヤ間協力(S/S協力)

◇ESH (Environment, Safety and Health) Task Force

4地域の専門家によるESH Task ForceがJSTC直前に同じ京都で開催された。その結果を受け、以下の報告と審議が行われた。

- ・ESH Task Forceの憲章を、米の修正案も検討した上で承認。
- ・半導体関連業界に「PFC放出削減への協力」を要請するESH白書案をTask Forceで作成中。
- 4地域JSTCが承認した段階で、WSCのESH白書として発効させることで合意。(発効後、この白書は各地域で適宜活用することができる。)
- ・PFC放出量の測定法につき、理論式と実用式をTask Forceで策定。各地域で共通化/利用していく。
- ・PFC放出削減の数値目標化検討に対し、米が「Task Forceで検討する事は不相当」と反対。

第2回WSCでは「Task Forceで検討する」とTask Forceから提案し承認されているので、明らかに米国JSTCの態度変更であるが、次回JSTCで継続議論することになった。

・PFC削減に続くTask Forceのテーマ候補として、省エネ・節水・廃棄物管理を選出。米より「労働者の安全衛生も入れるべき」と再度要求。今後のTask Forceで検討する。

◇偽マーク問題

米が「偽マーク情報に関するDataBase構築」を提案、各地域で検討し次回に意見を出す。

◇電子商取引(EC)と暗号化

米が「ECに対する課税凍結や暗号化」が半導体需要の拡大に及ぼす利点を説明し、各地域政府への働き掛けを提案。しかし、課税問題や暗号への取り組みは地域毎に事情が違う為、JSTCでの情報交換を継続することになった。

◇公正かつ効果的なAD措置

「今のAD規則や措置が半導体産業に適していない」という認識では4地域とも一致。しかし、4地域の提案内容には大きな意見の相違があり、提案として共通の基盤や目的が殆ど見られず、Study Group編成に米国が反対。そこで、本件の提案者である欧州が4地域提案を調べ「4地域が共通に持てる基盤」を勘案した修正提案を次回JSTC迄に用意することとなった。

◇2000年問題

米国における訴訟急増とそれを防ぐ立

法化の動き等につき説明有り。今後もJSTCにおいて情報交換を継続する。

3. 市場分析

第3回WSCに報告する資料内容につき、市場分析委員から検討状況が報告された。

・共通報告:

従来は半導体市場や輸出入統計等で構成しているが、改善案として応用分野統計や生産能力統計の追加/充実を検討中。

・個別報告:

米は日本での外国系シェアを継続しているが、日本は「資本国籍別シェアは不適切」と反対を表明。今後は個別資料を減らし、共通資料により「半導体産業の共通指標の充実」を目指すことで合意。

4. その他

◇新規会員(※台湾半導体工業会の参加問題、中国半導体工業会への働き掛け等)

・WSC加入への台湾の努力(関税撤廃の検討等)をJSTCとして確認。これを踏まえ「99/4の第3回WSCに台湾半導体工業会(TSIA)を准会員で招く」、参加準備の為「99/2の第6回JSTCにTSIAをオブザーバ招聘」することを合意。

・中国はWSC加入条件を早期実現できる目処がないため中国半導体工業会(CSIA)の第3回WSC参加は悲観的。しかし、引き続きWSCへの早期加入を勧奨するため、「台湾がWSCに参加することの連絡と、WSCへのCSIAの早期加入を勧奨する」手紙をJSTCよりCSIAに送付。

・カナダ半導体業界(SMC, Strategic Microelectronics Consortium)からのWSC加入申請に対しては、「参加資格の有無

をJSTCで検討する」旨、JSTCよりSMCに返書を出すことで合意。

(※カナダ業界は半導体生産・市場の両面で存在感が低く、WSCに加盟することの意義も低いとの理由で、米はカナダ参加に消極的。)

◇99/7のバンクーバー合意見直し以降の国際協力枠組み

96/8に発足したバンクーバー合意は99/7末に見直しを迎える。合意は日米2極間で作られているため、手続き上は「日米2極による見直し」が筋だが、各地域の意見は、

・欧：「見直し → 新多極民間合意 → 新

WSC」の検討は4極で行うべきと提案。

・米：「見直しの検討をJSTC下で4極により行う」との手順に原則として賛成。

・日：「本件を検討開始すべき時期であるが、業界協力の将来方向を決める重要案件。各極毎に十分な検討が必要、日本はこれから内部検討を始める段階」

これを踏まえ、99/2の第6回JSTCで「New Framework for International Cooperation on Semiconductors」という議題で審議することとなった。次回JSTCに向け、各地域で「新しいWSC構想」を検討し、できれば

第3回WSCに「新しい協力枠組み案」をJSTCから提案する。

(※99/2より前に、日米、日欧、欧米等の2極間の意見交換が行われる見込み)

◇第6回JSTC、及び第3回WSCの開催予定
第6回JSTC：

米国の主催により98-2-25、26に開催(米、カリフォルニア州、カーメル)

第3回WSC：

欧州の主催により98-4-23に開催(イタリア、ローマ郊外)

以上

寄稿

～ロンドンで思うこと～

英国貿易産業省 通信情報産業局
上級産業アドバイザー 西本 淳哉

半導体部門と最終製品部門を併せ持つ日本型企业にとって大きなチャンス到来 知的所有権、デザイン専門企業など世界の半導体産業構造の激動期

新年あけましておめでとうございます。ここ数年低空飛行を続けていた日本経済も、昨年末から急回復し、遂に景気回復宣言が出されるに至りましたこと、まことにめでたい限りです。

というような年になっていることを祈りつつ、この原稿は11月に書いております。

申し遅れましたが、私は、通産省と英国貿易産業省との人事交流プログラムに

より、昨年6月より英国貿易産業省(Department of Trade and Industry; DTI)の通信情報産業局(Communications and Information Industries Directorate; CII)に勤務いたしております。91年から93年にかけて電子機器課の電子デバイス班長をしておりまして、お見知り置きの方もいらっしゃると思いますが昔の名前で出ておりますので宜しく願い申し上げます。

さて、DTIにおける私の仕事は、昔取った杵柄で半導体デザインに係る調査に従事いたしております。システムオンチップの時代を迎えて、世界の電子業界の産業構造がどのように変わっていくのかということを、半導体メーカ、半導体ユーザ、IPプロバイダー、デザインハウス、ファブリエイタ等の関係に注目して考えてみたいと思っております。若干先走りして申し上げますと、より多くの機能が少ない数のチップに集約されればされるほど、アプリケーションが重要になってくる。半導体メーカには、従来以上にアプリケーションに関する深い知識が求められ、半導体ユーザには自ら有するアプリケーションに係る知識を如何に半導体

デザインの形として具現化するかという能力が一層求められるようになる。もしこの認識が正しければ、半導体部門と最終製品部門を併せ持つ日本型企业にとって大きなチャンスが到来していると言えないか。

ただし、これには様々な条件がある。まず、社内のコミュニケーションが円滑でなければ同じ会社内にあるといっても無意味であろう。また、それぞれの事業部が得意分野を持っていないと、互いにかえって足を引っ張ることにもなりかねない。事業分野の絞り込みが重要である。つぎに、これまで半導体を全て外部調達していた企業も分野を絞って半導体分野に参入してくるということである。また、知的所有権だけを売る企業、デザインだけを受け持つ企業も一定の役割を担うはずである。このような、カテゴリーキラーはすでに登場している。

半導体産業はこれからもますます急成長を遂げていく。この中で、世界の産業構造も大きく変わるはずである。この激動期をどのようにチャンスととらえ、成長のスプリングボードとするか、はたまた次々にやってくる大波に翻弄され続けるのか、ここからが正念場だ。



激動期を生き抜くために迅速な意志決定が必要なことは当然だ。けれども、もっと重要なことは「いったいどうしたいのか」を決めることだ。

英国勤務経験者も多数いる諸先輩の方々に前にえらそうなことを言うと笑われるので、こちらの組織の中で働いた印象だけ申し上げることにする。

最近の英国は一昔前の斜陽の大国といわれた影は払拭され好景が続いている。さすがに最近やや驕りが見えて来たと言われているがなかなか元気がいいのである。貧富の拡大をもたらしたとの批判はあるものの、これはやはりサッチャー政権の功績である。徹底的な民営化路線と競争原理の導入は英国社会に活力をもたらした。いろんなところで書かれているので繰り返し書かないが、電力会社や鉄道会社のような社会基盤を担う企業まで、一部外国企業に所有されるまでになっている。私は毎日、フランス企業に所有された元国鉄に乗って通勤している。アメリカ企業から電気を買っている地域もある。なにせ刑務所の運営まで民営化した国だ(これは失敗だったと言われている)。

国家行政組織法がないので行政組織の統廃合も迅速だ。世界有数の英国の大学の知見が産業に活かされていないという反省に立つや否や、Office of Science and Technology (科学技術院)はDTIに統合された。DTIは大学における研究支援と産業政策ツールの両方を持つ省になった。国立研究所は一つを除き民営化された。やることが極端なのだ。この保守的な英国民においてさえ、というべきか。

これらについて一貫して言えることは、何をやりたいのか哲学がはっきりしているということだ。そして、一旦方向を定めたら、過去の経緯や既得権は多少犠牲にしても勇気を持ってやってみるということだ。

英国の社会は、まだまだ実験が出来る社会なのだ。やってみて不都合があればその原因を分析し、また新しいことを試してみようということが出来る社会なのだ。そこには進歩がある。

ひるがえって我が国においては、どちらが原因でどちらが結果か分からないが、立派な論理も乏しいけれども、改革が提案されても、「理想と現実がちがう」とか

「理屈の上ではそうだけれども現実にはそうはいかないよ」などという現実論に押されて、思考停止に陥ることがしばしばである。

やってみなければリスクはないが、やってみることに必ずリスクを伴うことから、今のままでもまだまだ利益は絞り出せると思っている間は大きな舵は切りにくい。けれどもそれはリーダーたるべき人のサボタージュなのではないか。

論理的裏打ちなしに意志決定だけ迅速にするとクーポン券を配るようなことになるので、ここは是非とも哲学を持って欲しいのである。そのうえで迅速に意志決定して欲しいのだ。

英国では今、数百年間続いた上院における貴族の特権を廃止するという論議が行われている。それ自体、前時代的な制度ではあるが、貴族自身が投票権を行使するのでなかなか改革は進まない。けれども現政権はそれこそ鉄の意志と信念を持って改革に乗り出した。理想論と既得権がどのようにぶつかって改革が成し遂げられるのか否か、興味深く観察しているところである。

関連団体ニュース

Selete

株式会社半導体先端テクノロジーズ
取締役企画室長 井入 正博

Seleteの活動状況

半導体先端技術の開発費は巨額になり、一社では負担しきれなくなりつつあります。そこで、競争に影響を及ぼさない分野や将来技術でリスクの大きい分野では、できるだけ共同で研究を行い研究費の負担を軽減する目的で、(株)半導体先端テクノロジーズ(Selete)が国内半導体メーカー10社の均等出資により、1996年2月に設立されました。

1996年11月より横浜市戸塚区の株式会社日立製作所の生産技術研究所の一部を借用し、クラス1のクリーンルーム約3000平方メートルを含む研究施設を整備して本格的な事業を開始しました。

現在は300mm対応の装置・材料評価、先

端リソグラフィ、TCADの研究開発の事業を行っています。これらの事業の概況を次に記します。

300mm装置・材料評価概況

300mmプログラムでは、2000年3月までに各プロセス毎に2台以上の装置の評価完了を計画しており、現在、目標の半ばに差し掛かったところで(図1 参照)。

これまでの評価結果から、プロセス性能については0.25 μ m対応の200mm装置と同等性能を300mm全面に渡り実現できる可能性が確認できました。しかし、フットプリントや装置コスト等の生産性改善に関する点では、解決すべき課題が残されており、装置の信頼性テストもまだ不十分です。

これまでに評価完了した装置及び評価中の装置合せて42台について評価結果の

概要を(図2)にまとめました。

プロセス性能については、成膜/エッチングレイト、ウェーハ内均一性、ウェーハ間均一性、パーティクルの主要4項目を指標とし合計で総合的な達成レベルとしました。

0.25 μ mレベルを300mm全面で再現できたのは42台中18台でした。評価途中のものも含まれますが、300mm化に対して重大な問題はないものの全般的には、まだ達成レベルが低いといえます。しかし、これまでの検討結果から、課題・問題点に対する解決策は明らかとなっており、改良機や量産機で実証される見込みです。

生産性については、MWBA(装置信頼性)、スループット、フットプリントの3項目を指標として、同じく合計で達成レベルを表わしました。これまでに評価し

てきた装置42台中12台が α 機であったため生産性評価は対象外となりますが、残る30台中でも12台しか98年度の目標値をクリア出来ていません。特に、RTP装置・枚葉洗浄装置のフットプリントや縦型拡散炉・LPCVD炉のスループット改善が共通的な課題です。Seleteでは、98年下期から β 機(量産試作機)を主として評価することとし、生産性評価とその改善提案を今後一層強化して、生産性の高い300mmライン実現を目指す計画です。

更に、工場全体の生産性改善に寄与するAMHS(自動搬送システム)についても、98年度下期から要素機器類の評価を開始しました。当面、300mmプログラムと連動して、2000年3月までに、AGVやOHTなどの搬送機器、FOUP、ストッカーなどの個別評価とシミュレーションによるシステム評価並びに最適解の追求を行います。

先端リソグラフィ概況

1998年4月より本格的に先端リソグラフィ技術の研究をスタートしました。研究テーマは大きく分けて、ArFリソグラフィ技術(マスク技術を含む)と電子ビーム(EB)直接描画技術の2つからなっています。ArFリソグラフィ技術では、まず露光装置およびマスク材料の耐光性評価を行い、光学特性の劣化メカニズム解析・耐光性の改善を行ってきました。ベリクル膜に対しても特性上の課題が明らかになり、今後の改善ターゲットが明確になってきました。今後フルフィールド露光装置を始め、トータル的な装置・材料・プロセスの評価を行い、実際の生産に向けた問題点の明確化・改善を行っていく予定です。

ArF用レジストの性能は着実に向上し、実用化へあと一歩に近づいています。また、これまで基礎研究レベルにあったシリル化プロセス技術は実用化研究へと展開しつつあります。

マスク技術開発も重要なテーマであり、大幅な精度向上に向けた描画・プロセス技術開発をスタートしました。

EB直接描画技術は、従来の光学リソグラフィ技術を超えた微細加工性と、少量多品種デバイスを短期間・低コストで生産できる能力を合わせ持つために大きな期待を寄せられています。現在のところ装置の立ち上げが終了し、レジストプロセスおよび描画装置の評価・改良をスタートしました。

TCAD概況

TCAD技術開発は、「Selete TCADシステム」Ver. 1を1999年3月にリリースすべく、プログラム開発の最終段階に入っています。

Selete TCADシステムでは、物理・化学モデルの修正や追加を容易にするための仕組み(Plug & Play)を備えており、ソースコードの提供と相まって、委託各社がTCAD

に関する独自の開発成果を反映しやすい構造となっています。既存プログラムとのデータ交換も容易であるため、各社におけるTCAD技術開発の土台となり得ます。

また、大学のTCAD研究を強化するためのプラットフォームとしても活用する予定です。

Seleteの活動は最低10年間継続することを合意済みですが、現在は最初の5年間についてしか業務の計画がありません。2001-2005年度(必要なものは早い時期から)の計画を98年度に作成する活動を、Selete21と称し推進しています。

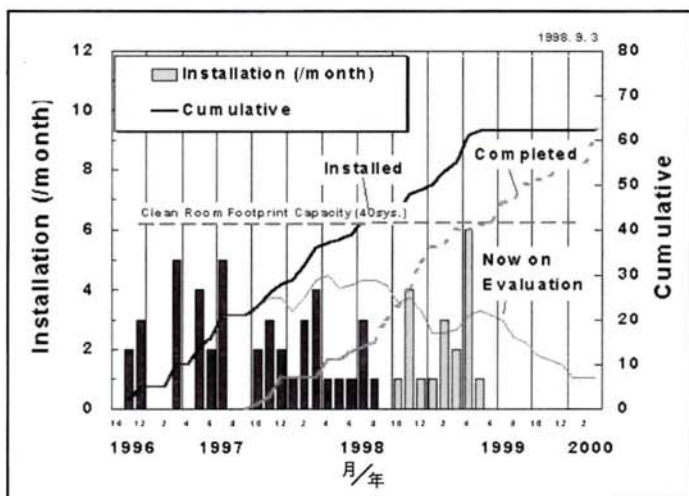
その結果の一部として、地球温暖化に有害とされるPFCの放出量削減に取り組む組織を発足し具体的な研究計画の作成をすすめています。

いずれのテーマであれ、今後の製造技術の研究開発は、装置、材料、その他の関連業界との共同作業が大きな部分を占めます。その意味で関連業界の皆様の絶大なご支援をお願いするとともに、半導体業界のみならず関連業界を含めた全体に寄与できればと、強く願っております。

現下の厳しい環境下、皆様の期待に応えるべく全員一丸となって努力いたす所存です。ご支援・ご鞭撻をよろしくお願いいたします (<http://www.selete.co.jp>)。

- 以上 -

〈図1：装置搬入・評価計画〉



〈図2：装置評価状況のまとめ〉

レベル	プロセス性能			生産性	
	10.18 μ m	10.25 μ m		98年	100年
リソグラフィ	●	●	○/◇	●	●
ドライエッチ	●	●		●	●
アッシング	●	●		●	●
熱処理	●	●	拡散炉	●	●
イオ注入	●	●	高電圧	●	●
CVD	●	●	LPCVD	●	●
	●	●	PECVD	●	●
メタル	●	●	PVD	●	●
洗浄	●	●	枚葉式	●	●
	●	●	パンチ式	●	●
CMP	●	●	CMP	●	●

1. STARCの活動状況

STARC(株式会社半導体理工学研究センター)は1995年12月に設立されましたので、早くも4回目の正月を迎えたこととなります。実質的な初年度である96年は、総額1.9億円、研究テーマ5件の規模でスタートしましたが、研究費を毎年約1億円ずつ増やし、99年度は、総額6.5億円、研究テーマは30件前後の規模まで拡大します。これらの研究推進にご協力をいただく各社の客員研究員も、98年度は53名、99年度には70名前後になるものと見込まれます。

研究成果も、大学から産業界への技術トランスファをどのように行うかというようなことが具体的な課題として議論されるようになり、また、まだ件数は僅かですが特許出願も行うまでになって参りました。

丸3年の活動を通して、産業界がこのような活動を行っていることが、ようやく官学産の各界に認知され、また高く評価されております。

この間、株主各社をはじめ関係者の皆様に賜りました絶大なるご理解とご支援に深く感謝申し上げますとともに、未曾有の試練にさらされている現況ではありますが、息の長い活動として、引き続きご支援、ご鞭撻を賜りますようお願いいたします。

2. STARCシンポジウム98

通商産業省、文部省のご後援、その他多くの関係団体、企業のご協力を得て、「21世紀のVLSIのための大学と企業の研究を考える」と題した「STARCシンポジウム98」を昨年9月11日、京都リサーチパークで開催いたしました。

昨今の産学連携活動への関心の高まりを表し、参加者は250名を越え、この種のシンポジウムとしてはきわめて盛況でした。

基調講演では、株式会社堀場製作所会長の堀場雅夫氏による「21世紀に向けての産学ベンチャ魂」というご講演をいただきました。

世の中全体でベンチャ待望論が今ほど高まったことはないが、ベンチャを支援する組織自体や社会そのものにもベンチャ魂が



パネル討論

なければならぬという主旨で、ベンチャ企業のリーダといわれる方たちに共通する7つのポイントを上げてお話をいただくなど、きわめて示唆とウィットに富んだご講演で、参加者にはたいへん好評でした。

レギュラーセッションは、設計技術とデバイス技術を平行で行い、大学と企業それぞれから最新の発表がされました。

また、「21世紀に向けた大学と企業のVLSI研究の連携について」をテーマとするパネル討論では、日本電気の森野氏をモデレータとし、パネリストには官学産のオピニオンリーダとして、喜多見淳一氏(通産省)、山田道夫氏(文部省)、田中道七氏(立命館大学)、清水 勇氏(東京工業大学)、藤原 洋氏(株式会社インターネット総合研究所)にご参加いただきました。

政策面から、産学連携の必要性、環境整備の状況、大学側での具体的な推進状況、ベンチャ企業からみた日米の企業環境の違いなど、パネリストのポジションステートメントに続き、会場を交えた活発な討論が行われました。

シンポジウム終了後のレセプションには、会場が狭く感じられるほど多くの方にご参加いただき、ここでも熱気にあふれた議論が交わされ、レセプション終了後にもこの議論が会場に残って続けられたほどで、今回のテーマはいくら議論を尽くしても足りないくらい高い関心が持たれていることを物語っていました。

3. 最近1年間の主な異動

98年6月に株主総会を開催し、初代の平林社長(三菱電機)から佐々木社長(日本電気)へバトンタッチされました。また、10月には会社設立時から専務取締役を務められた岡部太郎氏(SIRIJ)が取締役を辞任され、後任の専務取締役には竹本豊樹氏(松下電器)が選任されるとともに、当社常勤となりました。

この他、この1年間の取締役の異動は次のとおりです。

交替	98年 2月 (新) 森野明彦氏 (旧) 清水京造氏 (日本電気)
	6月 (新) 上田 潤氏 (旧) 伊野昌義氏 (沖電気工業)
	(新) 原田八十雄氏 (旧) 山崎光洋氏 (三洋電機)
	12月 (新) 宇野 正氏 (旧) 竹本豊樹氏 (松下電器)
	(新) 三好寛和氏 (旧) 安岡品彦氏 (三菱電機)
新任	6月 (新) 小澤時典氏 (STARC)



堀場会長による基調講演

ASETでEUV研究開発を開始

ASET (技術研究組合超先端電子技術開発機構) では、昨年10月から半導体デバイスの21世紀の露光技術である縮小X線露光技術の開発を開始した。この事業は通産省の予算によりNEDO (新エネルギー産業技術総合開発機構) の委託により実施するもので、第1期の計画としては平成10年度から12年度までの3年間で同技術の基礎的な要素技術を確立することを目標としている。

縮小X線露光技術とは、波長が13nm (ナノメートル：1ミリメートルの100万分の1：1ミクロンの1000分の1) 程度のいわゆる軟X線を用いて半導体回路パターンの露光を行う技術であり、半導体の線幅にして70nmから30nm程度までの露光が可能になると期待されており、この技術でメモリーを作るとすると16Gビットから256Gビットという現在の1000倍以上の密度のものが可能になる。

X線による露光技術の開発は現在ASETでも行われているが、1nm程度の非常に短い波長のX線を使用するためビームを光学的に絞ることが困難で縮小投影の手法が使えず、1対1の等倍のマスクを使用せざるを得ない。それに対してEUVの領域で使用するX線は紫外線とX線の中間の性質を持ち、レンズは使用できないが特殊な反射鏡を用いることにより縮小投影のために絞り込む光学系を構成するこ

とができる。そのため、従来の光露光方式と同じように4～5倍のマスクが使用でき、光露光方式の延長線上の技術が利用可能であるといわれている。反面、精密な反射光学系が必要となるためその部分の技術的課題は大きい。特にマスク、反射鏡とも極めて薄い膜を積層させた反射膜を使用するためそのプロセスの開発も必要となる。光源としては強力なX線源が必要であり、シンクロトロン放射光の利用も可能であるが将来的にはスタンダードアロン型のレーザー励起によるプラズマX線源が有望であると考えられている。ただし、今回のASETの計画では光源の開発計画は含まれていない。

70nm以下のクラスの技術が必要とされるのは2000年代の後半と目されており、ASETとしては当初3年間で基礎的な要素技術を確立することにより技術的な見極めを行い、その後3年間で研究用のシステムを開発しそれから実際の製造用のプロセスにつなげるというシナリオを想定している。要素技術開発の項目としては、レジスト及び露光プロセス、反射型マスク、反射光学系およびその測定技術の開発を取り上げることとしている。

ASETではこの研究に当たって集中研方式をとることとし、現在等倍X線露光の研究を行っている厚木研究センターにEUV研究室を設置することとした。なお、EUVについては姫路工業大学において従

来から基礎的な研究が行われており、試験用の露光機も導入される予定になっていることから同大学とも密接に協力して研究を行うため、姫路分室を、また反射鏡の光学測定については今回ASET組合員に加わったニコンの技術を利用するため相模原分室を設置する。ASET組合員の参加メンバーはニコンを加えて12社である。(富士通、日立、松下、三菱、ニコン、NEC、沖、三洋、シャープ、島田理化、ソニー、東芝) EUV研究室は当初、各社からの出向研究者20名程度で発足するが、来年度初めまでには30名程度に増員する計画である。なお、研究室長には日立製作所出身の岡崎信次氏が就任した。

ASETでは現在平成12年度までの計画で等倍X線露光技術の研究も行っているが同技術の目標は100nmから最大で70nmまでで、プロセス導入時期も2000年代前半と考えられている。それに対してEUVは70nm未満のレベルをねらっており、その次の世代の技術として位置づけられる。

EUVについては昨年秋、インテル社の主導によりインテル、モトローラ、AMDの3社とローレンス・リバモア、サンディア、ローレンス・パークレーの3つの国立研究所とでEUVLLCというコンソーシアムを設立し活発な活動を行っている。ASETでは今後、EUVLLCとも積極的に情報交換を行うことによりこの技術の早期確立をはかっていきたいと考えている。